

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ  
ФЕДЕРАЦИИ

федеральное государственное бюджетное образовательное учреждение  
высшего образования

«Тольяттинский государственный университет»

**ИНСТИТУТ ЭНЕРГЕТИКИ И ЭЛЕКТРОТЕХНИКИ**

(институт)

Промышленная электроника

(кафедра)

11.03.04 Электроника и микроэлектроника

(код и наименование направления подготовки, специальности)

Промышленная электроника

(направленность (профиль))

**БАКАЛАВРСКАЯ РАБОТА**

на тему **Многоотсчетные преобразователи время - код**

Студент (ка)

А.А. Фоломеев

(И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

Руководитель

А.К. Кудинов

(И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

**Допустить к защите**

Заведующий кафедрой к.т.н., доцент А.А. Шевцов

(ученая степень, звание, И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

« \_\_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_\_ Г.

Тольятти 2017

## Аннотация

Объем 51 с., 12 рис., 22 источника, таб.0.

В бакалаврской работе рассмотрены двух отсчетные верньерные (нониусные) цифровые преобразователи интервалов времени (ИВИ) в код, основанные на импульсно – импульсном, радиочастотном и экспоненциальном способах. Вместе с тем проанализированы, с привлечением временных диаграмм, работа технических средств для трех - и - двух отсчетного цифрового измерения (преобразования) ИВИ в код с многофазным генератором и фазовым интерполятором.

Разработан двухотсчетный верньерный (нониусный) цифровой преобразователь (измеритель) длительности ИВИ, обладающий дискретностью преобразования менее 1 нс при числе уровней дискретизации не более  $(1 \div 2) \cdot 10^2$  и нестабильность частоты рециркуляционных генераторов менее  $10^{-3} - 10^{-4}$ ;

При этом максимальное значение длительности преобразуемых ИВИ и дискретности преобразования ограничиваются временами задержки кабелей задержки.

## Содержание

Введение.....	4
1. Многоотсчетные верньерные способы цифрового преобразования интервалов времени.....	6
1.1. Импульсно – нониусный способ.....	6
1.2. Радиочастотный способ.....	8
1.3. Экспоненциальный способ.....	9
2. Средства трех отсчетного цифрового измерения интервалов времени.....	12
2.1. Устройство цифрового измерения ИВИ с многофазным генератором...12	
2.1.1. Шифратор термометрического кода в позиционный двоичный код.....	21
2.2. Цифровой преобразователь интервалов времени с фазовым интерполятором.....	23
2.2.1. Устройство фазовой интерполяции.....	39
3. Разработка функциональной схемы двухотсчетного верньерного ЦП ИВИ.....	45
Заключение.....	49
Список используемой литературы.....	50

## Введение

Решение многих задач экспериментальной физики, исследование и контроль динамических параметров элементов и узлов радиоэлектронных устройств, сводятся к цифровому измерению (ЦИ) интервалов времени (ИВИ) в диапазоне  $10^{-10} \div 1$  сек.

Цифровые методы измерения ИВИ можно разбить на две группы: прямые и косвенные.

Прямой метод состоит в том, что измеряемый ИВИ сравнивается с образцовым интервалом времени в натуральном масштабе времени и технически реализуется в виде трехступенчатой интерполяционной структуры преобразования с применением генератора образцовой частоты.

Косвенные методы ЦИ основаны на преобразовании измеряемого ИВИ в пропорциональное значение какой-либо другой физической величины и имеют двухотсчетную интерполяционную структуру преобразования с обязательной привязкой первой (начальной) шкалы отсчета к началу измеряемого ИВИ.

Косвенные методы ЦИ имеют высокую точность при реализации в диапазоне, лежащем ниже сотен *нсек* в качестве основных и интерполяционных цифровых измерителей интервалов времени с широким рабочим диапазоном от сотых долей *нсек* до сотен *мксек* и обладают низким быстродействием преобразования.

К косвенным методам относятся и двух отсчетные верньерные способы ЦИ ИВИ основаны на сравнении абсолютных значений двух монотонных функций времени, скорости изменения которых отличаются на небольшую величину.

Для их реализации используют ударно возбуждаемые синусоидальные колебания или серии импульсов, а также экспоненциальный заряд конденсаторов.

Различают три верньерных способа: импульсный; радиочастотный и экспоненциальный, которые и рассматриваются в данной бакалаврской работе.

## **1. Многоотсчетные верньерные способы и средства цифрового преобразования интервалов времени.**

Косвенные методы ЦИ ИВИ дают высокие результаты при реализации в диапазоне, лежащем ниже сотен *нсек* в качестве основных и интерполяционных цифровых измерителей интервалов времени с широким рабочим диапазоном от единиц *нсек* до сотен *мксек* [1,2].

Верньерные или нониусные интерполяционные способы [4] основаны на сравнении абсолютных значений двух монотонных функций времени, скорости измерения которых отличаются на небольшую величину.

Для их реализации используют ударно возбуждаемые синусоидальные колебания или серии импульсов, а также экспоненциальный заряд конденсаторов.

Различают три верньерных метода: импульсный, радиочастотный и экспоненциальный.

### **1.1. Импульсно – нониусный способ**

Импульсный метод (импульсно - нониусный) [5,6] (рисунок 1.1) основан на том, что импульсы старт и стоп запускают два ударно возбуждаемых либо рециркуляционных генератора.

Периоды следования импульсов этих генераторов обычно выбирают из условия

$$\tau_1 > \tau_2,$$

причем разность

$$\tau_1 - \tau_2$$

является единицей измерения и определяет разрешающую способность измерителя.

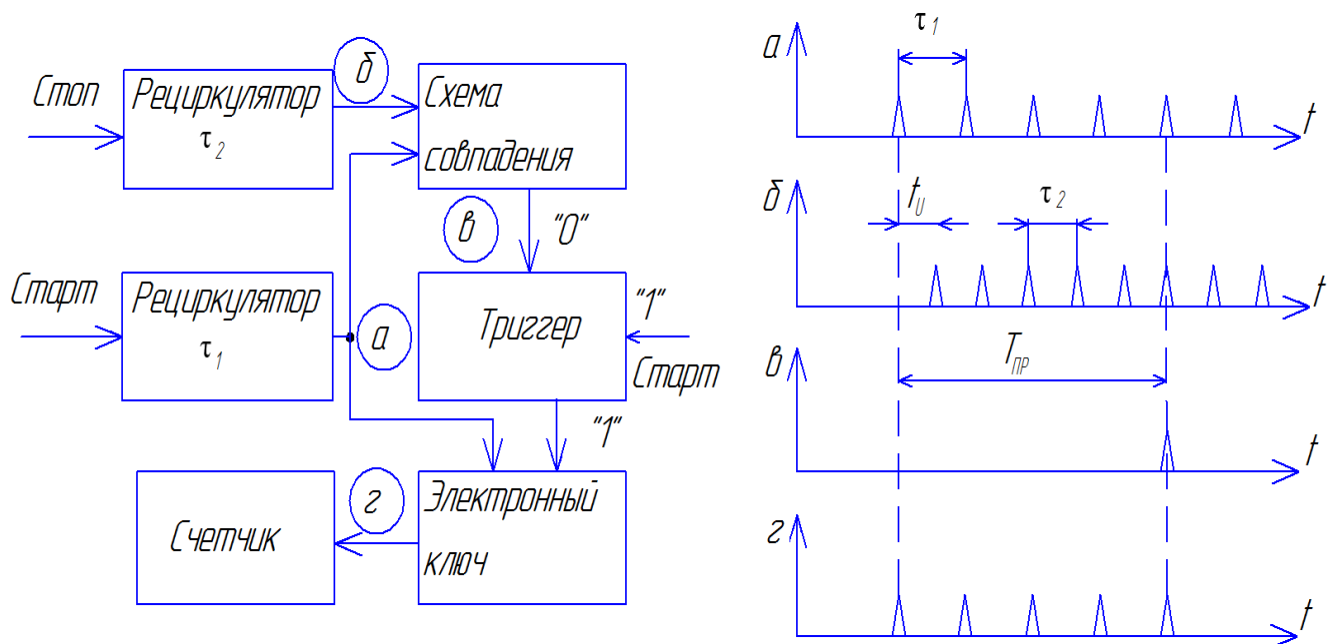


Рисунок 1.1 – Структурная схема и временная диаграмма измерителя ИВИ  
верньерным импульсным методом.

Поскольку частота стопового генератора выше, то через промежуток времени  $T_{пр}$  импульсы обоих генераторов совпадают, что фиксируется схемой совпадения, прекращающие работу генераторов.

Преобразованный интервал времени

$$T_{пр} = t_{и} \frac{\tau_1}{\tau_1 - \tau_2}$$

Определяется числом периодов стартового генератора, а коэффициент преобразования

$$K = \frac{\tau_1}{\tau_1 - \tau_2} .$$

Временное разрешение, обеспечиваемое этим способом (0,2 ÷ 0,5) нсек [1,2], зависит от разрешающей способности схемы совпадения, которая в свою очередь зависит от длительности импульсов на ее входах.

Точность измерения верньерным импульсным методом определяется погрешностью и нестабильностью частоты ударно возбуждаемых либо рециркуляционных генераторов и нестабильностью порога срабатывания схемы совпадения [3].

### 1.2. Радиочастотный способ

Радиочастотный метод, а также высокочастотный, нониусный, фазовый [4] (рисунок 1.2) основан на том, что импульсы старт и стоп запускают два резонансных генератора с мало различающимися частотами синусоидальных колебаний  $f_1$  и  $f_2$ .

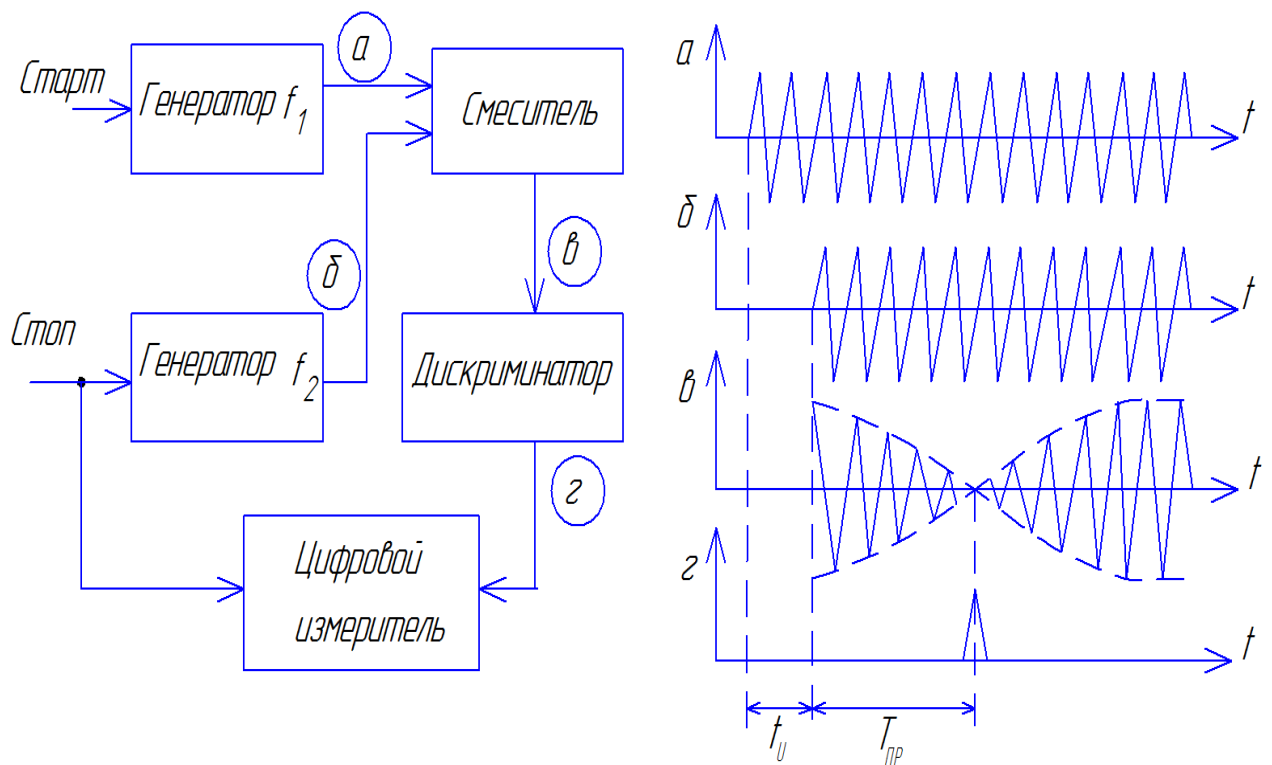


Рисунок 1.2 – Структурная схема и временная диаграмма измерителя ИВИ верньерным радиочастотным методом



Возбужденные синусоидальные напряжения смешиваются и поступают на дискриминатор, который срабатывает при переходе через нуль напряжения разностной частоты

$$(f_1 - f_2).$$

Интервал времени  $T_{пр}$  между пуском второго генератора и срабатыванием дискриминатора связан с  $f_1$  и  $f_2$  соотношением

$$T_{пр} = t_{и} \frac{f_1}{f_1 - f_2},$$

при этом коэффициент преобразования

$$K = \frac{f_1}{f_1 - f_2}.$$

Предельная точность измерения и временное разрешение (0,5 нсек) [5,6] определяются мгновенной стабильностью частоты, нестабильностью порога срабатывания дискриминатора, а также нестабильностью начальных значений токов в контурах, от величины которых зависят амплитуды колебаний.

К недостаткам этого метода следует отнести трудность получения коэффициента преобразования  $> 100$ , так как для обеспечения высокоточного измерения и.в. с погрешностью из-за нелинейности преобразования  $< 0,01\%$ , что связано с определенными техническими трудностями.

### 1.3. Экспоненциальный способ

Экспоненциальный метод [7,8] (рисунок 1.3) основан на том, что с приходом стартового импульса начинается экспоненциальный заряд конденсатора  $C_1$  с постоянной времени

$$\tau_1 = R_1 C_1,$$

а в момент прихода стопового импульса начинается экспоненциальный заряд конденсатора  $C_2$  с постоянной времени

$$\tau_2 = R_2 C_2.$$

Так как  $\tau_1$  и  $\tau_2$  выбирают из условия

$$\tau_1 > \tau_2$$

то в некоторый момент времени мгновенные значения экспонент становятся равными.

При этом преобразованный интервал

$$T_{\text{пр}} = t_{\text{и}} \frac{\tau_1}{\tau_1 - \tau_2},$$

а коэффициент преобразования

$$K = \frac{\tau_1}{\tau_1 - \tau_2}.$$

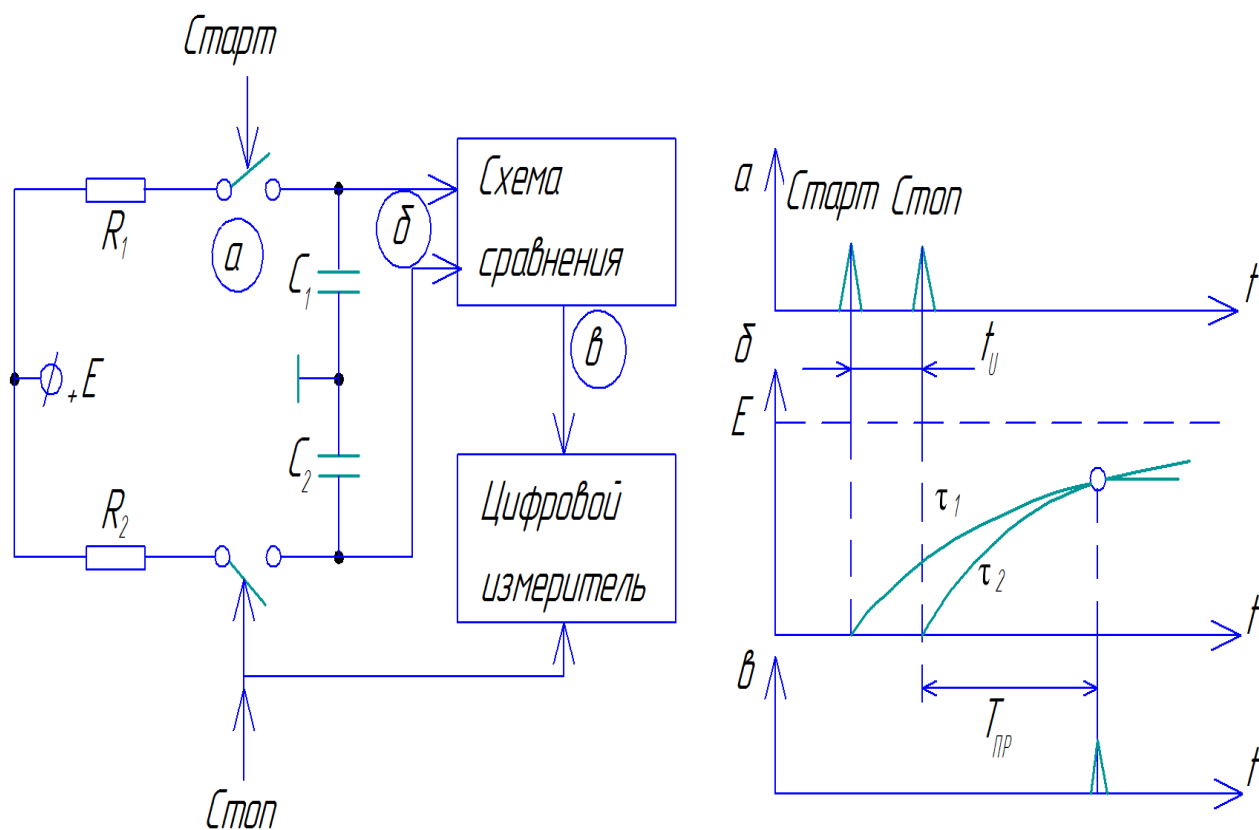


Рисунок 1.3 – Структурная схема и временная диаграмма измерителя ИВИ  
верньерным экспоненциальным методом

Основная погрешность преобразования определяются следующими составляющими:

- погрешностью за счет неточности сравнения, включающей систематическую и случайную составляющие, возникающие соответственно из-за наличия зоны нечувствительности у схем сравнения и нестабильности из порога срабатывания;

- погрешностью из-за нестабильности начальных напряжений на зарядных конденсаторах;

- погрешностью, возникающей из-за нестабильности параметров С и R генераторов экспоненциальных функций.

Общая погрешность измерения из-за дифференциальной нелинейности коэффициента преобразования составляет  $(2\div 4)\%$  [7,8].

## 2. Средства трехотсчетного цифрового измерения интервалов времени

### 2.1. Устройство цифрового измерения ИВИ с многофазным генератором

Настоящее устройство относится к цифровому измерению (ЦИ) интервалов времени (ИВИ), к примеру, времени задержки между двумя моноимпульсными сигналами.

Для ЦИ ИВИ используются устройства, действия которых базируются на подсчитывании количества периодических импульсных сигналов образцовой частоты, за время действия измеряемого ИВИ.

Известное устройство для ЦИ ИВИ имеет образцовый генератор импульсов образцовой частоты, подключенный к входу схемы И, второй вход которой соединен с выходом RS - триггера, а выход подключен к счетному входу счетчика импульсов (СТ) [9].

Причем отдельные входы RS - триггера служат входами для импульсных сигналов начала и конца измеряемого ИВИ.

В течение измеряемого ИВИ  $t_x$  при частоте следования импульсов генератора импульсов образцовой частоты (ГОЧ) равной  $f_0$  на СТ приходит количество импульсов равное

$$N_x = f_0 \times t_x$$

Таким образом, результат ЦИ ИВИ прямо пропорционален значению длительности измеряемого ИВИ.

Данное устройство позволяет ЦИ моноимпульсных сигналов и обладает высокой скоростью преобразования, в виду того, что момент времени получения результата ЦИ равен моменту времени конца измеряемого ИВИ.

Недостаток данного устройства состоит в том, что точность его преобразования ограничивается шагом дискретизации времени, равным периоду повторения импульсов ГОЧ.

Известное устройство для ЦИ ИВИ, включающее, кроме последовательно соединенных ГОЧ, схемы И и СТ, а также RS - триггера, выход которого соединен с входом схемы И, последовательную цепь элементов задержки (ЭЗ), соединенную с выходом ГОЧ опорного генератора [10].

При этом выходы всех ЭЗ через соответствующие дополнительные схемы И, вторые входы которых соединены с выходом RS - триггера, и соответствующие триггеры подключены к входам шифратора (CD).

На выходах CD по ходу ЦИ формируется код младших разрядов общего результата ЦИ.

Одновременно в рассматриваемом устройстве посредством последовательной цепи из ЭЗ сформирована шкала отсчета времени с меньшим шагом квантования времени, благодаря чему повышается точность ЦИ ИВИ.

Вместе с тем данное устройство обладает погрешностью, определяемой старт - стопным режимом работы ГОЧ.

В старт - стоповом режиме кварцевый генератор не может работать с высокой стабильностью, а в известных релаксационных генераторах обеспечение высокой и стабильность опорной частоты не представляется возможным.

Кроме того некоторую погрешность вносят и сами ЭЗ, так как время их задержки различаются друг от друга из-за технологического разброса.

Вместе с тем известен преобразователь время-код (ПВК) для ЦИ ИВИ, основанный на методе нониусной цифровой оценки погрешности из-за несовпадения начала и конца измеряемого ИВИ с образцовыми импульсами, поступающим от ГОЧ [11].

В этом ПВК содержится ГОЧ и два старт - стоповых генератора с фазовой автоподстройкой частоты (ФАПЧ).

ФАПЧ служит для обеспечения строго фиксированного различия частот следования обоих старт - стоповых генераторов от частоты самого ГОЧ.

Первый ФАПЧ - генератор запускается началом измеряемого ИВИ, а второй ФАПЧ генератор его концом.

При этом число импульсов любого из ФАПЧ – генераторов до момента времени их совпадения по фазе с образцовыми импульсами ГОЧ, с высокой точностью устанавливает в цифровой форме временные моменты положения начала и конца измеряемого ИВИ внутри периода следования импульсов ГОЧ.

Данный ПВК характеризуется высокой точностью цифрового измерения, однако нониусная оцифровка обладает большим временем преобразования уже по окончании измеряемого ИВИ, что значительно снижает быстродействие всего преобразования время - код.

Вместе с тем этот ПВК имеет сложности при технической реализации.

Известен также формирователь интервала времени, который может использоваться и для ЦИ периодических ИВИ и, который выполнен по методу уравнивания.

При этом методе длительность формируемого интервала периодически сравнивается с ЦИ ИВИ. И посредством обратной связи, имеющей

реверсивный СТ импульсов, перестраивается до момента времени совпадения с измеряемым ИВИ [12].

Состояние выходов реверсивного СТ импульсов по окончании подстройки описывает цифровой результат длительности измеряемого ИВИ.

Обладая высокой точностью цифрового измерения, данный формирователь имеет большое время преобразования, в виду того, что требуется многократное повторение измеряемого ИВИ, что является его недостатком.

Целью ниже рассматриваемого технического решения является повышение быстродействия ЦИ моноимпульсных сигналов при одновременном сохранении высокой точности их измерения.

Это обеспечивается посредством мультифазного генератора импульсов (МФГ), который фиксирует в цифровой форме временные положения начала и конца измеряемого ИВИ внутри образцового периода ГОЧ, равного периоду МФГ, и вычисляется их разность.

Импульсные сигналы на всех выходах МФГ создают субшкалу отсчета времени при измерении ИВИ, которая работает одновременно с основной шкалой, образованной образцовым периодом следования импульсов ГОЧ.

На рисунке 2.1 приведена функциональная схема устройства для ЦИ ИВИ, которая имеет в своем составе МФГ1 импульсов, выходы которого соединены с соответствующими информационными входами одновременно первого 2 и второго 3 регистров памяти, тактовые входы которых подключены соответственно к входным клеммам 4 и 5 импульсных сигналов конца и начала измеряемого ИВИ [13].

Вместе с тем первый 2 и второй 3 регистры памяти подключены к первому 6 и второму 7 шифраторам (CD 6 и CD 7) соответственно.

Выходы CD 6 и первый выход первого регистра 2 (RG 2) соединены с младшими цифровыми входами первого слагаемого сумматора 8 (SM 8) непосредственно, а выходы CD 7 и первый выход второго регистра 3 (RG 3) - с младшими цифровыми входами второго слагаемого SM 8 через блок 9 инверторов.

При этом старшие цифровые входы первого слагаемого SM 8 подключены к соответствующим выходам третьего регистра 10 (RG 10), а старшие цифровые входы второго слагаемого SM 8, а также его вход переноса - к клемме 11 с наличием на ней логической единицы.

Информационные входы RG 10 подключаются к соответствующим выходами СТ 12 импульсов, счетный вход которого соединен с первым выходом МФГ 1 импульсов, а вход установки в ноль - с выходом RS - триггера 13, который R – входом подключенный к входной клемме 5 импульсного сигнала, отображающего начала измеряемого ИВИ.





МФГ 1 импульсов выполняется на основе инвертора, охваченного обратной связью через многосекционную линию задержки (ЛЗ), в качестве которой может использоваться последовательная цепь из  $2^{n-1}$  электронных элементов задержки (ЭЗ).

Выходы ЭЗ создают  $2^{n-1}$  выходов МФГ 1 импульсов с фазовым сдвигом от 0 до  $\pi$ .

В ходе генерирования импульсов по секциям такой ЛЗ распространяется вначале волна логических нулей, а уже далее – волна логических единиц.

При этом выходные импульсы имеют форму меандра, в всех возможных состояний выходов МФГ 1 равно  $2^n$ .

В ходе передвижения волны логических нулей на первом выходе МФГ 1 имеется уровень логического нуля, а в ходе распространения волны логических единиц - уровень логической единицы.

В наиболее желательном варианте технической реализации период следования МФГ 1 импульсов может стабилизироваться, например ФАПЧ к частоте кварцевого генератора, при этом управляющим входом МФГ 1 для перестройки его частоты служит объединенные управляющие входы всех электронных ЭЗ.

CD 6 и CD 7 переводят поступающие с выходов RG 2 и RG 3 цифровые комбинации вида

$$a_m \dots a_{k+1} \bar{a}_k \bar{a}_{k-1} \dots \bar{a}_1 \bar{a}_1$$

(где  $m = 2^{n-1}$ , а  $a_i$  - логический ноль или логическая единица) в двоичное число, отображающее номер позиции в комбинации, где осуществляется изменение значения бита с логического нуля на логическую единицу или наоборот.

Каждый из шифраторов выполняется на  $n$  схемах исключающее ИЛИ, входы которых соединены с соответствующими RG 2 и RG 3.

Причем выходы названных схем исключающее ИЛИ соединяются с соответствующими входам стандартного шифратора, преобразующего унитарный код вида (логическая единица из  $2^n$ ) в прямой позиционный двоичный код.

Устройство для ЦИ ИВИ работает следующим образом.

В начальном состоянии RS - триггера 13 взведен и запрещает работу СТ 12 импульсов, а МФГ 1 импульсов постоянно генерирует периодическую последовательность импульсов на всех своих  $2^{n-1}$  выходах.

При этом каждый импульс на каждом следующем выходе МФГ 1 оказывается задержанным относительно импульса на предыдущем выходе на величину дискретности времени равную

$$T_0/2^n,$$

где  $T_0$  - период следования импульсов на каждом выходе МФГ 1 импульсов.

При подаче переднего фронта импульса на входную клемму 5 импульсного сигнала начала измеряемого ИВИ RS - триггер 13 сбрасывается и СТ 12 импульсов переходит в рабочий режим.

В этот же момент времени в RG 3 фиксируется двоичный код текущего состояния выходов МФГ 1 импульсов, который далее подается на CD 7.

Логические уровни с RG 3 и логические уровни с выходов CD 7 формируют прямой  $n$  - разрядный двоичный код, отображающий временное положение переднего фронта сигнала начала измеряемого ИВИ внутри образцового периода ГОЧ G.

Данный код посредством блока инверторов 9 переводится обратный код отрицательного числа.

Импульсные сигналы с первого выхода МФГ 1 импульсов начинают подаваться на счетный вход СТ 12 импульсов.

В момент времени прихода заднего фронта импульса, отображающего конец измеряемого ИВИ на входную клемму 4, RS - триггер 13 возвращается в исходное состояние, при этом зафиксированное СТ 12 число импульсов переписывается в RG 10, а сам СТ 12 импульсов обнуляется.

Одновременно в RG 2 фиксируется двоичный код текущего состояния выходов МФГ 1 импульсов, который поступает на CD 6.

Логический уровень с первого выхода RG 2 совместно с выходными логическими уровнями CD 6 создают прямой n-разрядный двоичный код, отображающий положение заднего фронта измеряемого ИВИ внутри образцового периода следования ГОЧ G.

На вход первого слагаемого А SM 8 подается N-разрядное число, образованное старшими  $n_1$  разрядами кода с выходов СТ 12 импульсов, записанного в RG 10, и младшими  $n_2$  разрядами с соответствующих выходов RG 2 и CD 6.

На вход второго слагаемого В SM 8 подается поступает N-разрядное число, образованное старшими  $n_1$  разрядами с клеммы 11 логической единицы и младшими  $n_2$  разрядами с соответствующих выходов блока инверторов 9.

Так как на вход переноса SM 8 также поступает логическая единица с клеммы 11, то он осуществляет сложение положительного число А с

дополнительным кодом отрицательного числа  $B$ , то есть производит операцию логического вычитания числа  $B$  из числа  $A$ .

При этом результат логического вычитания всегда положителен, в связи с чем на выходах SM 8 формируется двоичное число, которое равно разности цифровых значений конца и начала измеряемого ИВИ в единицах дискретности времени равной  $T_0/2^n$ .

По заднему фронту импульсного сигнала на входной клемме 4 конца измеряемого ИВИ, RG 14 с инверсным динамическим управлением запоминает двоичное число, сформированное на выходах SM 8, как цифровой результат измерения ИВИ.

### **2.1.1. Шифратор термометрического кода в позиционный двоичный код**

На рисунке 2.2 показана схема шифратора, которая состоит из двух каскадов.

Первый каскад, построенный на элементах исключающее ИЛИ преобразует термометрический код регистра в унитарный код с единицей в единственном разряде.

Вторым каскадом служит обычный шифратор, выходное двоичное число которого  $K$  равно номеру возбужденного входа с приписанным в старшем разряде значением  $Q_{n-1}$  для отображения значений фазы в пределах полного опорного периода.

Входное слово шифратора фазы образуется регистром в момент поступления сигнала на его тактовый вход.

Это слово меняется не чаще, чем один раз за опорный период, поэтому к шифратору не предъявляется особых требований в части быстродействия. Быстродействие же самого регистра должно быть высоким, чтобы уменьшить ошибку регистрации текущего состояния множества выходов МФГ.

Строго говоря, критическим здесь является не время задержки распространения сигнала от тактового входа до выходов, а апертурное время, определяющее зону неопределенности в момент регистрации.

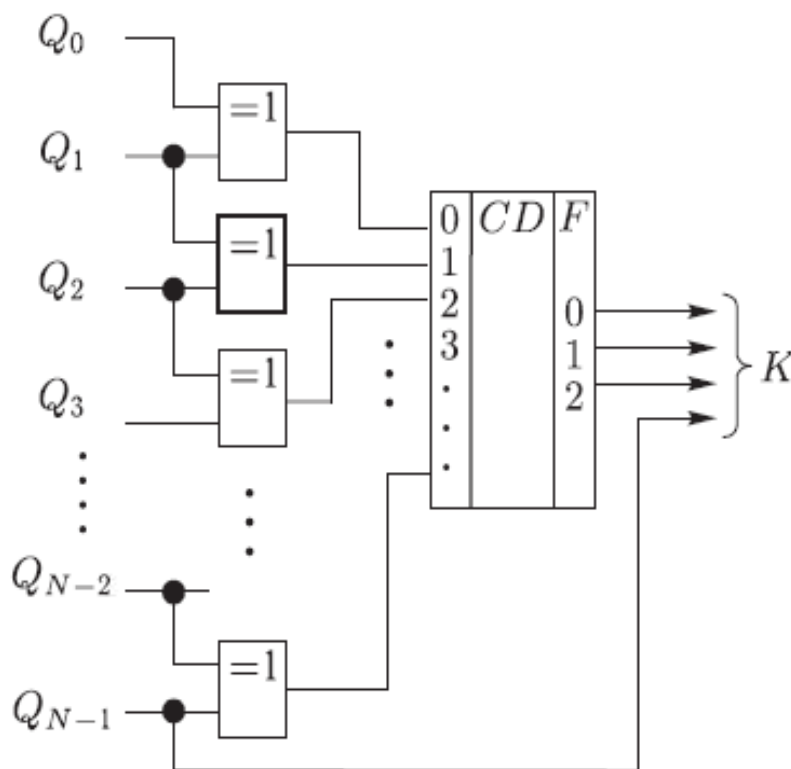


Рисунок 2.2 - Преобразователь термометрического кода

Для его уменьшения необходимы идентичность разрядных схем регистра, равенство их порогов срабатывания, низкий уровень шумов, крутой фронт тактового сигнала.

## **2.2. Цифровой преобразователь интервала времени в код с фазовым интерполятором**

Настоящий преобразователь интервала времени (ИВИ) в код (ИВИ-К) является прецизионным цифровым измерителем ИВИ.

Для ЦИ ИВИ обычно используются преобразователи, работа которых основывается на подсчете количества импульсов образцового периода следования, поместившихся в длительность измеряемого ИВИ.

С целью повышения точности преобразования путем снижения шага дискретизации времени применяют разнообразные методы интерполяции образцового периода следования.

Известен ЦИ ИВИ, который содержит генератор образцовых импульсов (ГОЧ), выход которого соединен через первую схему И со входом счетчика импульсов (СТ), а оставшийся вход первой схемы И подключается к выходу RS - триггера, входы которого в свою очередь являются входами сигналов пуска и остановки цифрового измерителя ИВИ [9].

Присутствует также соединенная с выходом ГОЧ последовательная цепь множества элементов задержки (ЭЗ), выход каждого из которых подключен к входу установки в ноль соответствующего дополнительного триггера, число которых равно количеству ЭЗ.

А выходы всех дополнительных триггеров подключаются к входам шифратора.

Процесс цифрового измерения начинается после обнуления состояния СТ и триггеров импульсом начала, а заканчивается импульсом остановки.

Старшие разряды результата ЦИ формируются на выходах СТ импульсов и характеризуют целое количество образцовых периодов следования импульсов с ГОЧ, уместившихся в измеряемом ИВИ, а младшие разряды цифрового результата преобразования образуются на выходах шифратора (CD) и характеризуют дробную часть образцового периода следования импульсов ГОЧ, то есть остаток от деления измеряемого ИВИ на образцовый период следования импульсов ГОЧ, в единицах времени задержки (дискретности) одного ЭЗ.

При этом точность цифрового измерения не может быть меньше времени задержки одного элемента задержки ЭЗ.

Имеются цифровые преобразователи ИВИ в код, в которых применен нониусный способ для оценки дробной части измеряемого ИВИ [10].

Данный преобразователь содержит основной и дополнительный генераторы импульсов, периоды следования импульсных последовательностей которых, отличаются на малую величину, равную дискретности преобразования.

Кроме того в известный преобразователь входят по два триггера и схемы И, которые управляют процессом нониусной развертки, а также и два СТ импульсов, для фиксации цифрового результата преобразования.



В виду того, что нониусная разверстка занимает много образцовых периодов следования импульсов ГОЧ, такие преобразователи обладают низким быстродействием.

Известен временной интерполятор, обладающий СТ импульсов и многосекционной линией задержки (ЛЗ), входы которой подключены к общей клемме образцовых периодов следования импульсных сигналов ГОЧ [11].

Интерполятор также имеет регистр (RG), выполненный в виде множества триггеров с общими информационными и сбросовыми входами, в которых синхронизирующие входы триггеров подключаются к соответствующими промежуточными отводами многосекционной ЛЗ.

Вместе с тем в состав преобразователя включено постоянное запоминающее устройство (ПЗУ) для преобразования термометрического кода RG в двоичный код.

Общее время задержки многосекционной ЛЗ равно одному образцовому периоду следования импульсов ГОЧ.

Запуск интерполятора производится синхронизированным с ГОЧ старт - импульсом, который разрешает работу СТ импульсов.

Одновременно при этом образцовые сигналы с ГОЧ распространяются по многосекционной ЛЗ.

При поступлении стоп - импульса СТ импульсов подсчитывает количество целых образцовых периодов импульсов ГОЧ, заполнивших измеряемый ИВИ, а RG - номер вывода многосекционной ЛЗ, до которого дошел образцовый импульсный сигнал с ГОЧ.

В результате СТ импульсов отображает старшие разряды цифрового результата измерения, а ПЗУ - младшие разряды.

Погрешность цифрового измерения описывается временем задержки одной секции многосекционной ЛЗ, а она гораздо меньше образцового периода следования импульсов ГОЧ.

Известно также устройство для ЦИ ИВИ с ГОЧ в виде многофазного генератора импульсов (МФГ), выходы которого формируют точную шкалу цифрового подсчета времени [11].

Выходы МФГ соединяются с соответствующими информационными входами двух RG, тактовые входы которых подключаются к входным клеммам сигналов начала и конца измеряемого ИВИ, а выходы через соответствующие CD (шифраторы) соединяются с младшими входами соответствующих операндов блока вычитания (БВ).

Одновременно старшие входы первого операнда БВ соединяются посредством третьего RG к выходам СТ импульсов, который фиксирует целое число образцовых периодов следования импульсов МФГ уместившихся в измеряемом ИВИ.

Присутствует также четвертый RG, который предназначен фиксации цифрового результата по окончании измеряемого ИВИ.

В данном устройстве отсутствует потребность синхронизации начала отсчета измеряемого ИВИ с образцовыми импульсами МФГ, а неравномерность временных дискретностей по выходам МФГ получается очень малой, что существенно повышает точности цифрового измерения ИВИ.

Известен временной интерполятор (ВИП) содержащий МФГ, образованный основной линией задержки (ЛЗ<sub>0</sub>) на последовательно

соединенных управляемых элементах задержки (ЭЗ), а вход ЛЗ<sub>0</sub> соединен с выходом образцового генератора [13].

Каждый ЭЗ имеет управляющий вход для целей электронной регулировки своей временной задержки, причем данные входы взаимно соединяются и используются как общий управляющий вход ЛЗ<sub>0</sub>.

Общий управляющий вход применяется для автоматической подстройки общего времени задержки линии задержки ЛЗ<sub>0</sub>, которая производится посредством блока фазового сравнения (БФС), расположенного в цепи обратной связи ЛЗ<sub>0</sub>.

БФС, регулируя общее время задержки ЛЗ<sub>0</sub>, обеспечивает его равным образцовому периоду следования.

В ВИП находится много RG, одноименные информационные входы которых соединены между собой и подключены к соответствующим промежуточным выходам (отводам) МФГ.

Кроме того ВИП содержит прецизионную линию задержки (ПЛЗ) с распределенной RC-структурой, к промежуточным отводам которой подключаются тактовые входы, соответствующих RG.

Полное время задержки ПЛЗ должно быть равным времени задержки одного звена в ЛЗ<sub>0</sub>.

В ВИП также применяются средства автоматической калибровки времени задержки каждого из звеньев ПЛЗ.

Импульс, момент поступления которого преобразуется в ВИП в цифровой код, поступает на вход ПЛЗ и проявляется на ее промежуточных отводах, последовательно задерживаясь в каждом ее звене.

Время задержки импульса в каждом звене описывается как

$$\Delta t = \frac{T_0}{N \times M}, \quad (1)$$

где  $T_0$  – образцовый период следования;

$N$  и  $M$  – количество звеньев соответственно ЛЗ<sub>0</sub> и ПЛЗ.

Импульсы с выводов ПЛЗ подаются на тактовые входы соответствующих  $M$  RG регистров, которые обеспечивают фиксацию состояний всех выходов МФГ в моменты времени, разделенные на временные дискретности равные  $\Delta t$ .

В результате на выходах всех  $N$ -разрядных RG формируется цифровой термометрический код разрядностью  $N \times M$ , который дальше может переводиться в двоичный код.

Данный ВИП обладает высокой разрешающей способностью, так как временная дискретность  $\Delta t$  в  $N$  раз меньше времени задержки одного звена ЛЗ<sub>0</sub>.

К недостаткам рассмотренного ВИП, следует отнести следующее.

1. Его основу, которая обеспечивает прецизионное преобразование ИВИ в код, составляет сложная в изготовлении ПЛЗ с распределенной интегральной RC - структурой.

Такой ПЛЗ требуется индивидуальная подстройка времени задержки звеньев в процессе изготовления, а также и его калибровки по ходу.

2. Не предусматриваются технические средства для преобразования в код ИВИ как разности моментов его спада и фронта.

Ниже приводится техническое решение, которое упрощает преобразование ИВИ в код при одновременном расширении его функциональных возможностей.

Данная цель достигается заменой ПЛЗ активным фазовым интерполятором (ФИП), который не требует регулировок, а также блоков, для цифровой фиксации временных моментов спада и фронта измеряемого ИВИ.

ЦИ ИВИ имеет подключенный к входной клемме буферный элемент, цифровую линию задержки (ЦЛЗ), с обратной связью через блок фазового сравнения (БФР) и запускающий ЦЛЗ образцовый генератор [14].

Кроме того первый блок RG, информационные входы которого соединены с соответствующим выходам ЦЛЗ, а каждый RG в первом блоке RG обладает отдельным тактовым входом.

Также дополнительно введен управляемый элемент задержки (ЭЗ), блок фазовой интерполяции (БФИ), второй блок RG, первый и второй шифраторы (СД), счетчик (СТ) импульсов и вычитающий блок (ВБ).

При этом выходы ВБ служат выходами ЦИ ИВИ, а его соответствующие входы соединены с выходами СТ импульсов, второго и первого СД.

Первый вход БФИ совместно с управляющим входом СТ импульсов и входом управляемого ЭЗ соединен с выходом буферного элемента, а его второй вход – с выходом управляемого ЭЗ.

Причем управляющий вход управляемого ЭЗ соединен с управляющим входом ЦЛЗ, а основным выходом подключен к счетному входу СТ импульсов.

ЦЛЗ может выполняться в виде последовательной цепи управляемых ЭЗ, объединенные управляющие входы которых являются управляющим входом ЦЛЗ, а выходы управляемых ЛЗ - выходами самой ЦЛЗ.

БФИ может быть выполнен в виде последовательно соединенных узлов интерполяции, каждый  $i$  - й каскад которого обладает  $(2^{i-1}+1)$  входами и

$(2^{i+1})$  выходами, а выходы последнего узла интерполяции являются выходами БФИ.

Каждый узел интерполяции состоит из  $(2^{i-1}+1)$  элементов фазовой интерполяции (ЭИ), содержащих первый и второй парафазные (ПФ) входы и парафазный выход, первый и второй входы ЭИ с нечетными порядковыми номерами соединены между собой и являются входами узла интерполяции.

Первый и второй входы ЭИ с четными порядковыми номерами соединяются с объединенными входами, соответствующих ЭИ с нечетными порядковыми номерами.

Каждый из ЭИ, соединенных между собой в БФИ описанным выше образом, представляет собой узел взвешенного суммирования двух входных сигналов и может выполняться как двойной балансный смеситель на трех дифференциальных транзисторных каскадах.

Работа ЦИ ИВИ основана на стробировании состояний ЦЛЗ во время начала и конца преобразуемого ИВИ импульсами, сдвинутыми относительно друг друга на время  $\Delta t$  за время, равного времени задержки распространения ИВИ в одном звене ЦЛЗ.

Данные состояния ЦЛЗ, соответствующие цифровому отсчету временного положения фронта и спада ИВИ фиксируются первым и вторым блоками RG, внутренние RG которых тактируются смещенными друг относительно друга импульсами на время равного  $\Delta t$ .

А количество целых периодов образцового генератора (ГОЧ), уложившиеся измеряемом ИВИ, подсчитывается СТ импульсов [15-16].

Цифровой код, отображающий длительность ИВИ, формируется как разность цифровых отсчетов после преобразования термометрических кодов блоков RG в двоичные коды как

$$D = (d_{сч} + d_{рг2}) - d_{рг1}, \quad (2)$$

где  $d_{сч}$  - двоичное состояние СТ импульсов;

$d_{рг1}$ ,  $d_{рг2}$  - преобразованные первым и вторым CD логические состояния первого и второго блоков RG.

Задержанные на время  $\Delta t$  тактовые импульсы образуются активным БФИ и не требуют юстировки и регулировки.

Принцип работы БФИ рассмотрен ниже.

На рисунке 2.3 представлена функциональная схема ЦП ИВИ в код.

На рисунках 2.4 и 2.5 отображены электрические схемы возможных вариантов построения соответственно водной секции ЦЛЗ и биполярного элемента фазовой интерполяции БФИ.

На рисунке 2.6 приведена временная диаграмма сигналов, которая объясняет работу ЭИ.

Рисунок 2.7 представляет функциональную схему БФИ, а рисунок 2.8 -- временные диаграммы сигналов в опорных узлах ЦП ИВИ в код.

Схема ЦП ИВИ в код (рисунок 2.3), имеет входной буферный элемент (БЭ) 1, соединяющий входную клемму 2 с управляющим входом счетчика (СТ) 3 импульсов, входом управляемого элемента задержки (ЭЗ) 4 и первым входом БФИ 5, второй вход которого соединен с выходом управляемого ЭЗ4.

Счетный вход СТ3 импульсов соединен с основным выходом ЦЛЗ 6, имеющей множество промежуточных выходов, сигнальным и управляющим входами.

Сигнальный вход ЦЛЗ 6 подключается к выходу генератора образцовой частоты (ГОЧ) 7 и одним входом блока фазового сравнения (БФС) 8, другой вход которого соединяется с основным выходом ЦЛЗ 6, а выход - с ее управляющим входом.

Промежуточные и основной выходы ЦЛЗ 6 соединяются с соответствующим информационным входам первого 9 и второго 10 блоков RG.

Причем тактовые входы регистров первого блока RG 9 соединены с соответствующим прямым выходам БФИ 5, а тактовые входы регистров второго блока RG 10 - с соответствующим инверсным выходам БФИ 5.

Блок 13 вычитания на своих выходах 14 формирует цифровой результат преобразования ИВИ.

Входы старших разрядов вычитаемого подключены к шине «0», поскольку разрядность уменьшаемого в общем случае меньше разрядности вычитаемого.

ЦЛЗ 6, это последовательная цепь управляемых ЭЗ 15, объединенные управляющие входы которых являются управляющим входом всей ЦЛЗ 6, а их выходы управляемых ЭЗ 15 служат выходами ЦЛЗ 6.

Элементом задержки может служить любой, но не инвертирующий логический элемент, обеспечивающий электронное управление своим временем задержки.

В случае биполярного варианта он может выполняться в виде буферного элемент эмиттерно-связанной логики с управляемым током смещения, схема которого приводится на рисунке 2.4



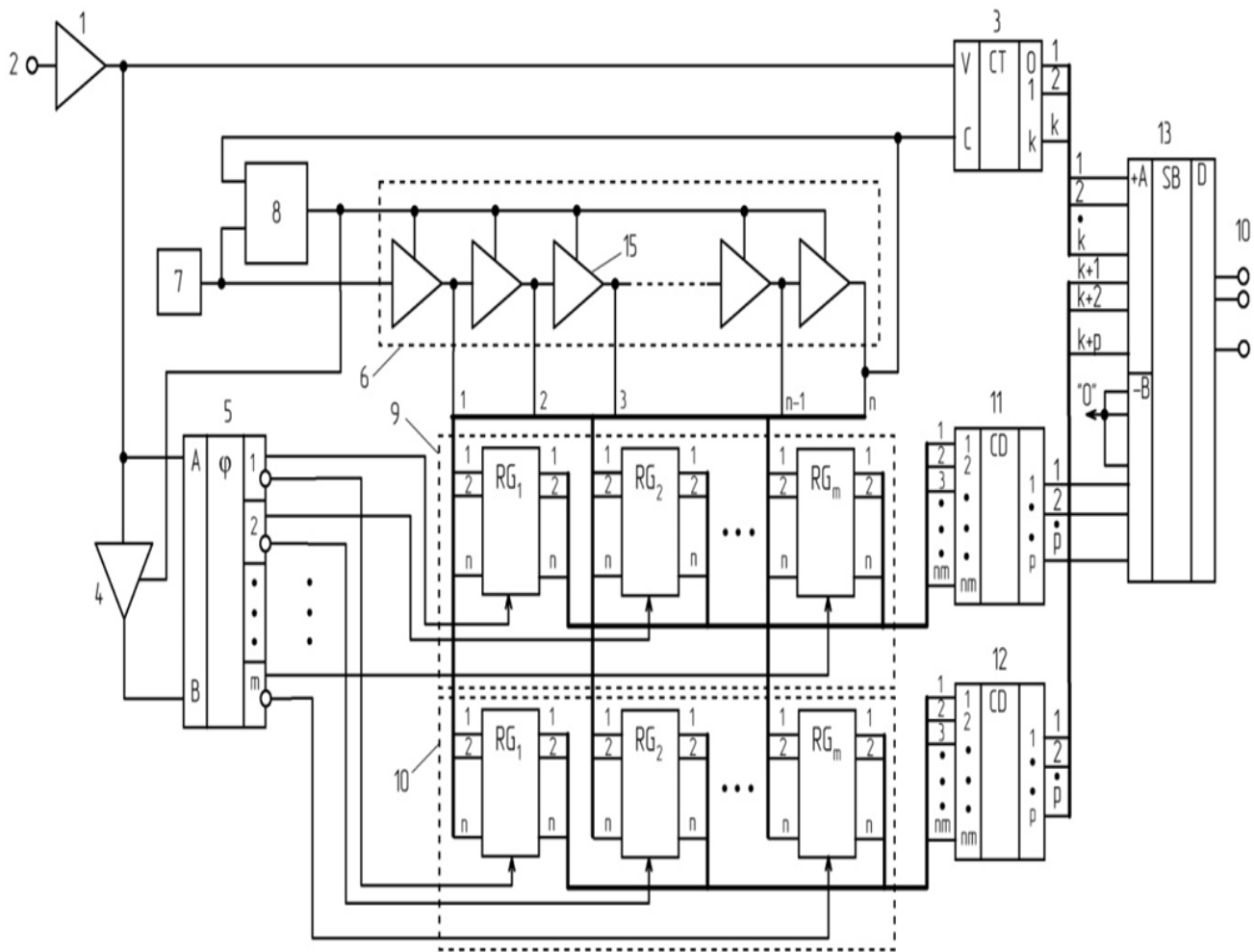


Рисунок 2.3 - Функциональная схема ЦП ИВИ в код.

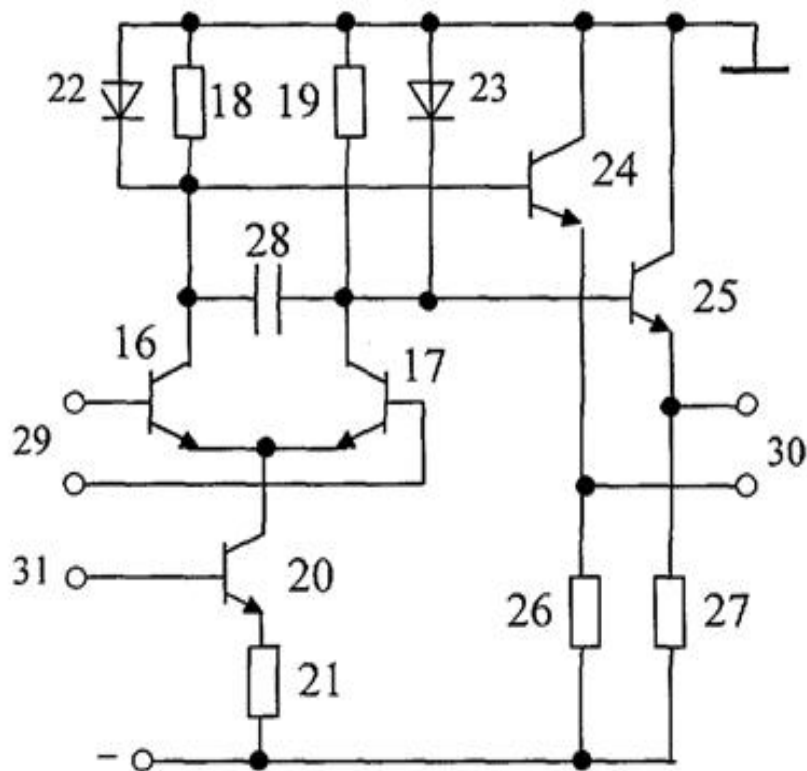


Рисунок 2.4 - Элемент задержки на основе эмиттерно-связанной логики

Схема имеет дифференциальный переключатель тока на транзисторах 16, 17, причем с отдельными коллекторными резисторами 18, 19 и общий источник эмиттерного тока на транзисторе 20 и резисторе 21.

Диоды 22, 23 служат для шунтирования коллекторных нагрузок транзисторов 16 и 17, с целью ограничения размаха выходного напряжения.

Эмиттерные повторители (ЭП) на транзисторах 24, 25 с соответствующими нагрузочными резисторами 26, 27 используются для согласования уровней входных и выходных сигналов, а времязадающий конденсатор 28 предназначен для уменьшения паразитной емкости устройства.

Дифференциальным (ДФ) парафазным (ПФ) входом ЭЗ 15 является базы 29 транзисторов 16 и 17, а ДФ ПФ выходом - выходы 30, соответственно, эмиттерных повторителей 24 и 25.

База 31 транзистора 20 в источнике тока смещения является управляющим входом ЭЗ 15.

Вариацией напряжения на управляющем входе 31 производится изменение тока смещения каскада и, соответственно, вариации перезарядной скорости конденсатора 28, что приводит и к изменению времени задержки распространения.

Основу БФИ 5 образуют элементы фазовой интерполяции (ЭФИ), каждый из которых в биполярном исполнении строится в виде двойного балансного смесителя, схема которого приводится на рисунке 2.5.

Двойной балансный смеситель осуществляет взвешенное суммирование входных сигналов и состоит из трех дифференциальных транзисторных каскадах, выполненных на транзисторах 32 и 33, 34 и 35, 36 и 37, причем два из которых переключаются входными ПФ сигналами А и В, а третий размещает ток от общего источника питания 38 между двумя первыми каскадами согласно управляющего напряжения равного  $U$  [17-18].

Пара дифференциальных каскадов на транзисторах 32 и 33, 34 и 35 обладают общей коллекторной нагрузкой резисторов 39 и 40, напряжения с которых выводятся на ПФ выход  $D$ ,  $\bar{D}$  с помощью эмиттерных повторителей (транзисторы 41 и 42), служащих, в том числе и для сопряжения уровней напряжений входных и выходных сигналов ЭФИ.

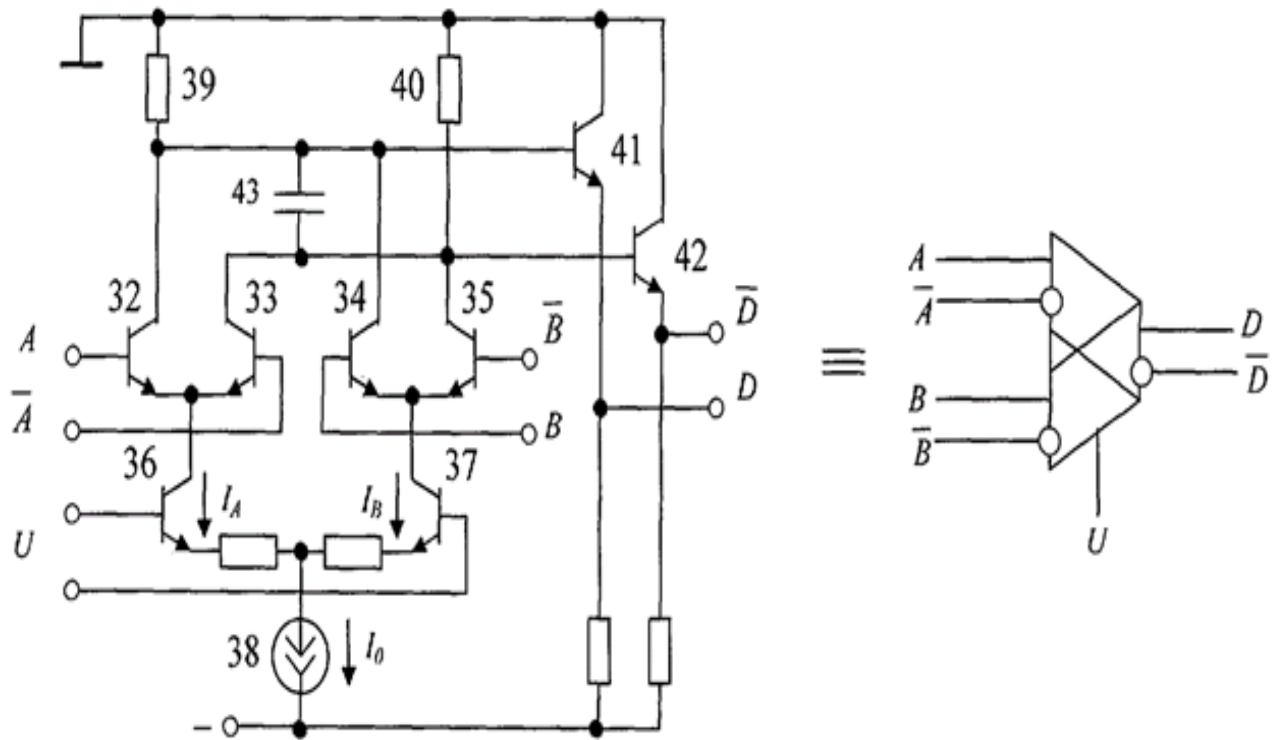


Рисунок 2.5 - Двойной балансный смеситель

Пара дифференциальных каскадов на транзисторах 32 и 33, 34 и 35 обладают общей коллекторной нагрузкой резисторов 39 и 40, напряжения с которых выводятся на ПФ выход  $D$ ,  $\bar{D}$  с помощью эмиттерных повторителей (транзисторы 41 и 42), служащих, в том числе и для сопряжения уровней напряжений входных и выходных сигналов ЭФИ.

Конденсатором 43, определяющим задержку распространения ЭФИ, может быть и паразитная емкость схемы.

На рисунке 2.5 приводится и условно графическое обозначение ЭФИ.

Рисунок 2.6 поясняет работу ЭФИ. Здесь

$$I_A = [1 - k(U)]I_0, \quad I_B = k(U)I_0, \quad (3)$$

где

$$k(U) \cong \frac{1}{2} - \frac{U}{2RI_0}, \quad (4)$$

а  $R$  – значение сопротивления балансового резистора, включенного в цепь эмиттера управляющего дифференциального каскада.

Если моменты времени прихода переднего  $t_A$  и заднего  $t_B$  фронтов сигналов отличаются на значение разности  $t_B - t_A$ , то в процессе перезарядки емкости вначале током  $I_A$ , а затем полным током  $I_0$  задержка выходного сигнала  $D$  относительно входного сигнала  $A$ , по уровню половины перепада, будет равна

$$t_D = t_D^* + k(U)(t_B - t_A), \quad (5)$$

где  $t_D^*$  – время задержки при совпавших фронтах импульсных сигналов  $A$  и  $B$ .

В случае вариации управляющего напряжения  $U$  от  $-RI_0$  до  $+RI_0$  значение  $k(U)$  будет изменяться от логической единицы до логического нуля.

Следовательно, что коэффициент  $k(U)$ , характеризует влияние входа  $B$  на задержку распространения сигнала от входа  $A$  до выхода  $D$ .

В представленном ЭФИ, применен режим работы, в котором

$$U = 0,$$

и

$$k(U) = \frac{1}{2},$$

а передний фронт выходного сигнала  $D$  размещается по центру между передними фронтами задержанных на  $t_D^*$  входных импульсных сигналов  $A$  и  $B$ .

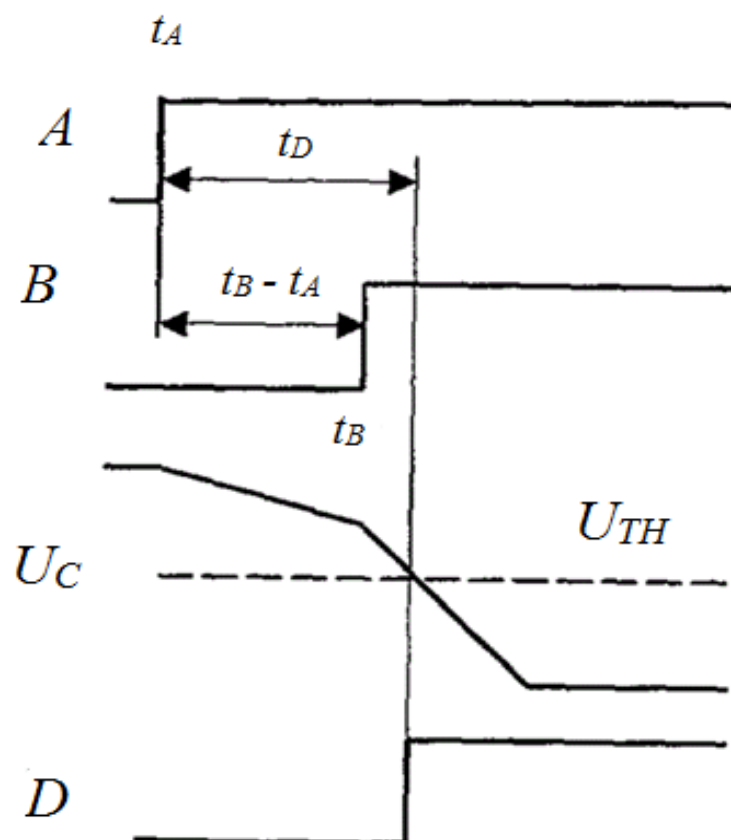


Рисунок 2.6 – Временная диаграмма работы ЭФИ

## 2.2.1. Устройство фазовой интерполяции

БФИ 5 имеет в своем составе последовательно соединенные каскады интерполяции [14,19-20].

В отображенной на рисунке 2.7 схеме этого блока первый каскад, состоящий из ЭФИ 43, 44, 45, обладает двумя входами и тремя выходами, в то время как второй содержит элементы 46...50 и обладает уже тремя входами, подключенными к трем выходами первого каскада, и пятью выходами.

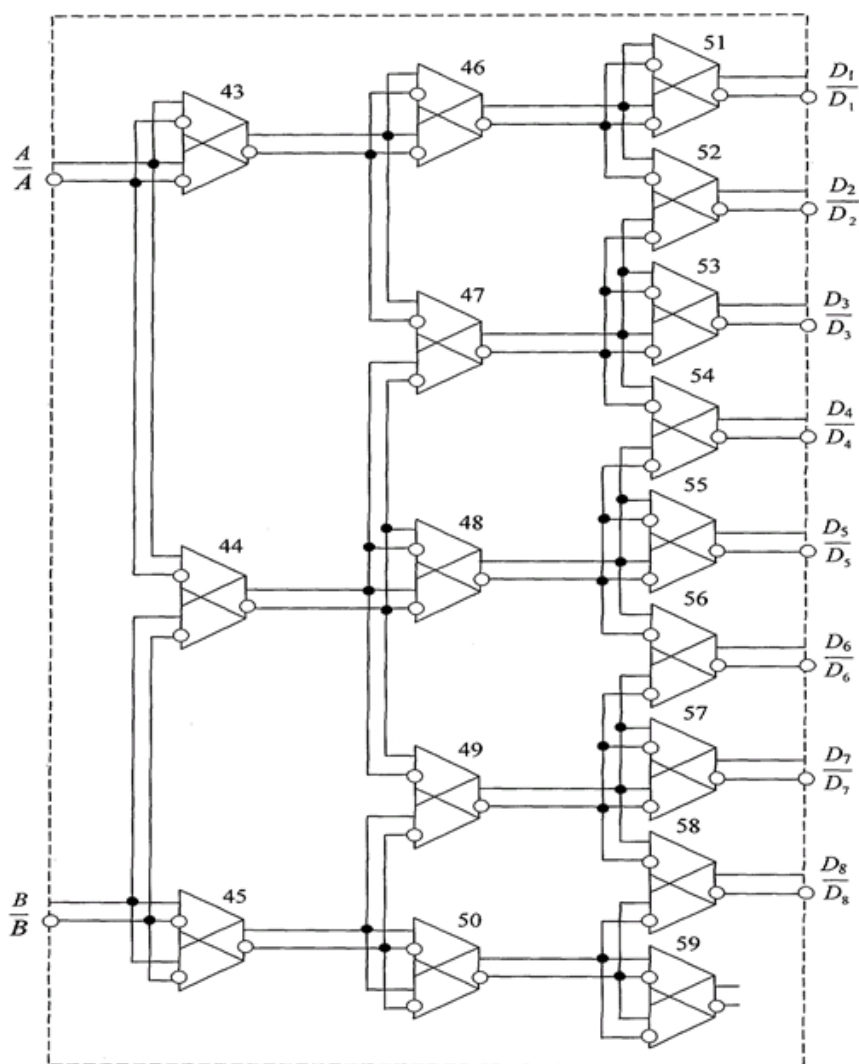


Рисунок 2.7 – Блок фазовой интерполяции (БФИ)

Третий каскад содержит ЭФИ 51...59 и обладает пятью входами и девятью выходами.

ПФ выходной сигнал каждого из ЭФИ 43...59 размещаются по центру между задержанными входными сигналами этих элементов, а задержка распространения выходного сигнала относительно сигнала на первом входе составляет

$$t_D = t_D^* + \frac{1}{2}(t_B - t_A),$$

где  $t_B$ ,  $t_A$  - моменты времени прихода импульсных сигналов на входы В и А. Так как входы ЭФИ 42, 44, 46, 48, 50, 51, 53, 55, 57 и 59 объединены,

$$t_B = t_A,$$

и они представляют собой простые элементы задержки на время  $t_D^*$ .

Другие ЭФИ исполняют основную функцию фазовой интерполяции.

Выход ЭФИ 59 не используется, так как он служит для балансировки нагрузок элементов в блоке.

С каждым каскадом фазовой интерполяции дискретность времени уменьшается в два раза, в случае если входные сигналы БФИ 5 интерполяции разделяются интервалом времени (ИВИ) равном  $t_D^*$ .

В трехкаскадной реализации БФИ 5 ПФ сигналы на смежных выходах уже разделяются ИВИ равным  $\Delta t = t_D^*/8$ .

Сущность работы всего ЦП ИВИ в код отображен на рисунке 2.3, а его временные диаграммы, приведены на рисунке 2.8.

До поступления преобразуемого сигнала 60 генератор образцовых импульсов 7 (ГОЧ 7) непрерывно подает в ЦЛЗ 6 образцовые импульсы, которые по ходу распространения выделяются на ее отводах (61, 62, 63, ...), пока не достигнут основного выхода 64.

Импульсы 64 основного выхода ЦЛЗ 6 сравниваются по фазе с ее входными импульсами с выхода ГОЧ 7 в блоке 8 фазового сравнения (БФС 8), выходное напряжение которого подстраивает время задержки



распространения каждого входящего в ЦЛЗ 6 управляемого ЭЗ 15, таким образом чтобы время задержки всей ЦЛЗ 6 постоянно сохранялось равным периоду  $T_0$  следования импульсов ГОЧ 7.

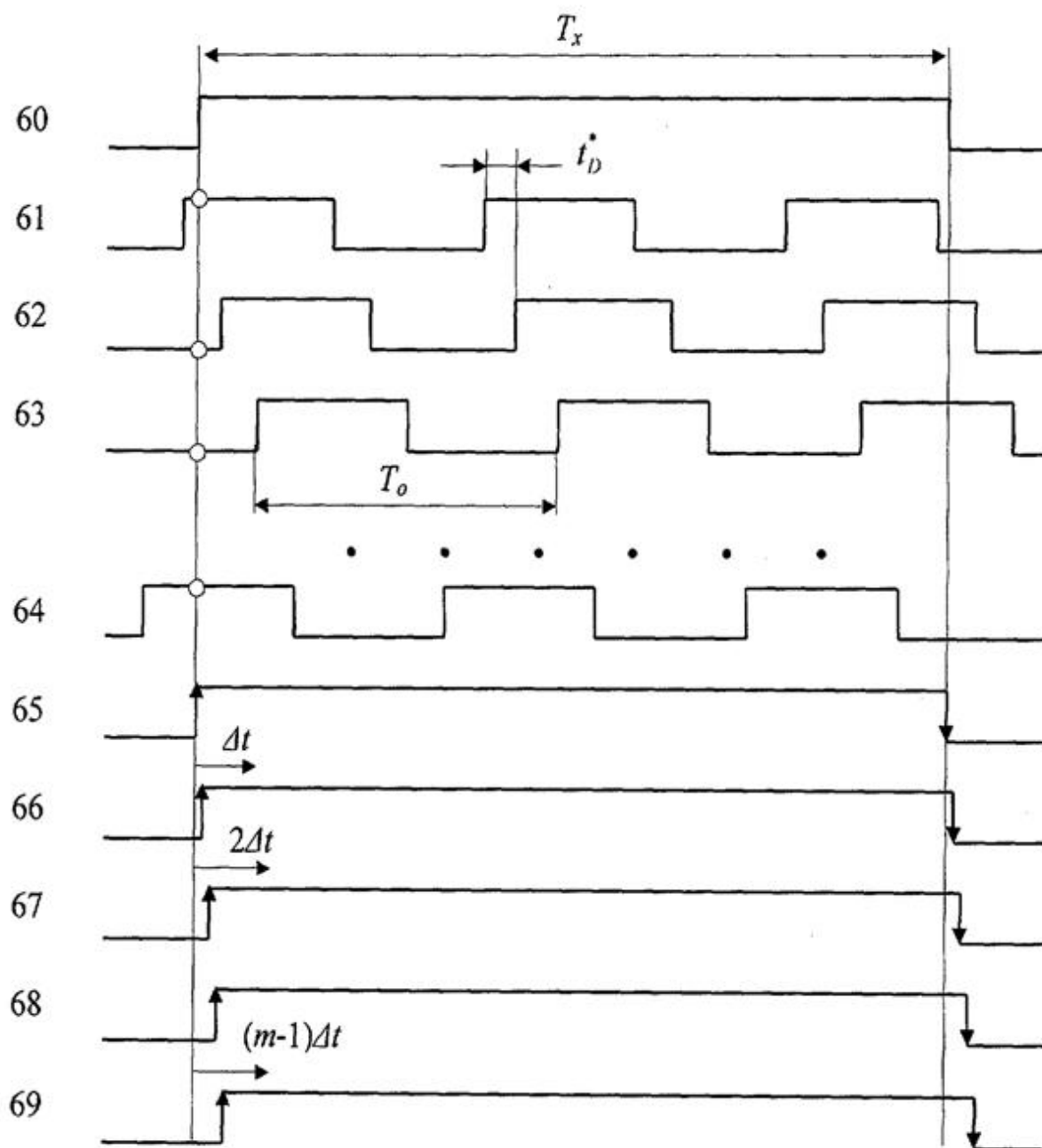


Рисунок 2.8 – Временные диаграммы работы ЦП ИВИ в код

В виду того, что управляемый ЭЗ 4 идентичен управляемым ЭЗ 15 в составе ЦЛЗ 6, то их времена задержки распространения одинаковы и равны,

$$t_0^* = T_0/N$$

где N - число секций ЦЛЗ 6.

В момент времени поступления переднего фронта входного сигнала 60 на входной зажим 2 БФИ 5 осуществляет формирование тактовых импульсов 65...69, которые последовательно приходят на выходы БФИ 5, согласно их порядковых номеров.

По передним фронтам данных импульсов, задержанных относительно друг друга на время равное

$$\Delta t = t_0^*/M$$

где M - число ПФ выходов БФИ 5, тактируются соответствующие RG в первом блоке RG 9, и в них фиксируется логическое состояние выходов ЦЛЗ 6, то есть производится цифровой отсчет состояний выходов ЦЛЗ 6, соответствующих началу преобразуемого ИВИ длительностью равного  $T_x$ . Одновременно с момента времени прихода сигнала длительностью  $T_x$  начинается работа СТ 3 импульсов, который в течении действия ИВИ равного  $T_x$  заполняется импульсами, поступающими с основного выхода 64 ЦЛЗ 6.

По окончании ИВИ длительностью  $T_x$  начинается цифровой отсчет логических состояний выходов ЦЛЗ 6.

В связи с этим на инверсных выходах БФИ 5 порядке нарастания их номеров с последовательно нарастающей на  $\Delta t$  задержкой, появляются передние фронты импульсов, которые тактируют соответствующие RG во втором блоке RG 10.

В результате данного процесса во втором блоке RG 10 записываются цифровые отсчеты состояний выходов ЦЛЗ 6, соответствующие окончанию преобразуемого ИВИ длительностью равной  $T_x$ .

Записанные в блоки RG 9 и RG 10 цифровые коды в порядке: RG 1 - выход 1, RG 2 - выход 1, RG 3 - выход 1, ..., RG 1 - выход 2, RG 2 - выход 2, ... RG (M-1) - выход N, RG M - выход N являются термометрическими (ТМ -кодом)  $N \times M$  - разрядными кодами вида 000...111 либо 111...000.

ТМ - коды переводятся в прямые двоичные коды с числом разрядов равном значению  $\log_2(N \times M)$  соответствующими первым CD 11 и вторым CD 12.

Зафиксированное за время действия преобразуемого ИВИ длительностью равной  $T_x$  содержимое  $S_{сч}$  СТ 3 импульсов и двоичное число  $S_{ш2}$  выхода второго CD 12 образуют соответственно старшие и младшие разряды цифрового подсчета логического состояния ЦЛЗ 6 по концу ИВИ длительностью  $T_x$ , то есть

$$S_2 = S_{сч} S_{ш2}.$$

Цифровой подсчет равный  $S_{ш1}$  логического состояния ЦЛЗ 6, который соответствует началу ИВИ длительностью равной  $T_x$ , формирует на выходе первого CD 11 число равное

$$S_2 = S_{сч} S_{ш2}$$

и число

$$S_1 = S_{ш1}$$

с приписанными в старших разрядах логическими нулями, подается на соответствующие входы блока 13 вычитания (БВ 13).

БВ 13 на своих выходах формирует цифровой результат преобразования ИВИ длительностью равной  $T_x$  в виде разности двух цифровых отсчетов, то есть

$$S = S_2 - S_1 = K T_x, \quad (6)$$

где

$K = \frac{NM}{T_0}$  - коэффициент пропорциональности, а цифровой результат преобразования выражается в единицах времени равного  $\Delta t$ .

С целью исключения необходимости дополнительных преобразований, цифровой результата произведения  $N \times M$  выбирают равным целой степени двух.

Перед началом очередного циклом преобразования СТ 3 импульсов обнуляется, при этом цепь установки в состояние логического нуля на рисунке 2.3 условно не показывается

Таким образом, рассмотренный цифровой преобразователь преобразует длительность ИВИ с дискретностью менее 1 нс.

### 3. Разработка функциональной схемы двухотсчетного верньерного ЦП ИВИ

В отличие от ПВК с хронотронными интерполяторами, нониусные ПВК характеризуются хорошей дифференциальной линейностью.

Упрощенная функциональная схема верньерного (нониусного) ПВК приведена на рисунке 3 1.

Схема состоит из двух рециркуляционных генераторов, собранных на вентилях  $DD1—DD5$  (К500 ЛМ 105) и кабелях задержки  $Лз1, Лз2$  (типа РК-75-1,5-11); RS - триггера  $DD6$  (К500 ТМ 130) и восьмиразрядного суммирующего счетчик импульсов  $CT$ , выполненного на двух ИМС К500 ИЕ 136.

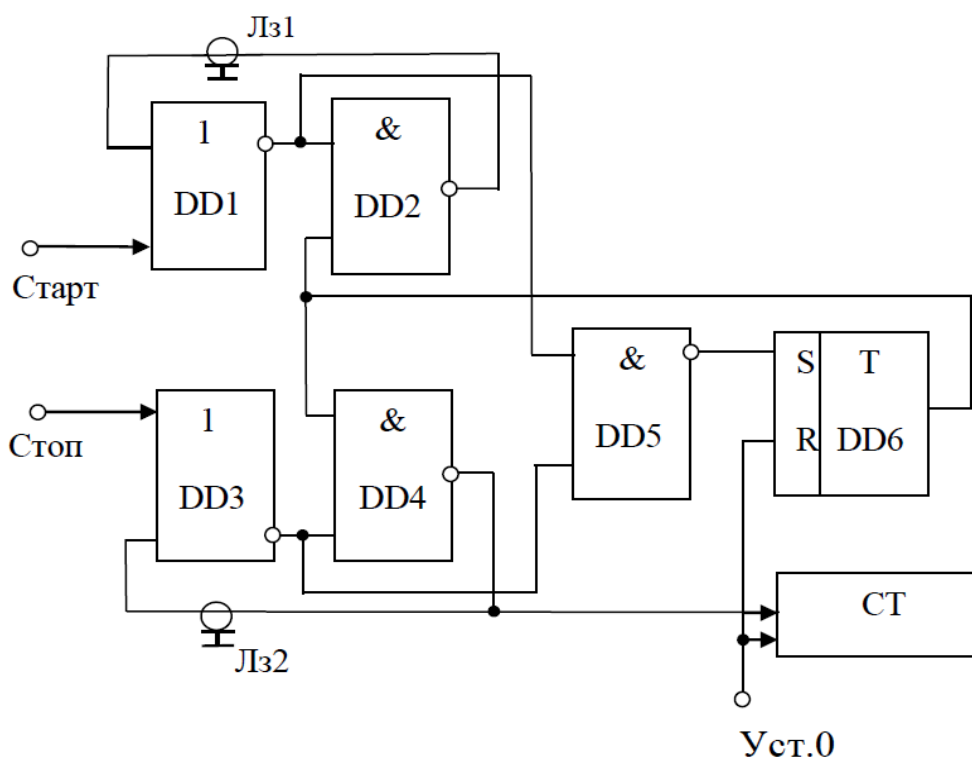


Рисунок 3.1 – Верньерный (нониусный) ЦП ИВИ в код

Под действием входных сигналов в кабелях задержки начинают циркулировать импульсы (вентили  $DD1—DD3$  регенерируют импульсы после прохождения по кабелям).

Электрическую длину кабелей выбирают таким образом, чтобы период стартового генератора  $T_1$  на ширину канала  $\Delta T$  превышал период  $T_2$  стопового генератора, поэтому с каждой циркуляцией импульсы на выходах  $DD1$  и  $DD3$  приближаются друг к другу по времени на величину  $\Delta T$  до тех пор, пока через  $n$  оборотов не совпадут.

При этом срабатывает схема совпадений  $DD5$  и взводится RS - триггер  $DD6$ . Выходными сигналами  $DD6$  запираются вентили  $DD2$ ,  $DD4$ , и циркуляция прекращается.

Число циркуляций регистрируется счетчиком  $Cч$ , с которого и снимается код интервала

$$t_{и} = \Delta t.$$

Сброс счетчика и RS - триггера сигналом *Код принят* возвращает схему в исходное состояние.

В простых нониусных ПВК максимальный измеряемый интервал  $T_{и}$  не должен превышать период  $T$  рециркуляционного генератора.

Поэтому обычно схема такого ПВК дополняется входным логическим устройством, осуществляющим отбор полезных старт-стопных пар и блокирующим входы на время обработки полезного события.

Разрешающая способность и стабильность временной шкалы простого нониусного ПВК в основном определяются стабильностью частот рециркуляционных генераторов.

В рециркуляционных генераторах с времязадающими кабельными линиями трудно обеспечить относительную нестабильность частоты меньше  $10^{-3}$ - $10^{-4}$ .

Поэтому число каналов (уровней квантования) при заданной разрешающей способности в таких ПВК обычно невелико — не более  $(1-2) \cdot 10^2$ .

Другой недостаток простых нониусных ПВК — значительное мертвое время, связанное с растягиванием измеряемого ИВИ в процессе кодирования в  $K = T/\Delta T$  раз.

Значение величины  $\Delta T = T_1 - T_2$ , определяется как разность геометрических длин кабелей задержки Лз1(20 м) и Лз2 (19,8 м).

Предложено несколько способов расширения динамического диапазона нониусных ПВК [20,21].

Первый способ сводится к стабилизации шага квантования и реализуется автоподстройкой частоты (или разности частот) рециркуляционных генераторов или принудительной синхронизацией рециркуляционных генераторов прецизионным СВЧ - сигналом.

Во втором способе преобразование измеряемого ИВИ  $t_n$  в цифровой код осуществляется поэтапно.

Вначале счетно-импульсным способом, определяется целое число  $n$  периодов эталонного генератора, входящее в  $t_n$ , а затем нониусным методом интерполируется отрезок  $\Delta t_n$  между последним сосчитанным импульсом эталонного генератора и концом интервала.

Для реализации на ИС более удобен второй способ [22]. В отличие от обычного нониусного ПВК, функционирующего в режиме  $t_n < T_1$

ПВК с нониусным интерполятором работает в режиме  $t_n > T_1$

и число периодов стартового рециркуляционного генератора  $n_1$  при фиксации кода интервала не равно числу периодов стопового рециркуляционного генератора  $n_2$ .

Чтобы выработать код исследуемого интервала, требуется два счетчика, поскольку  $t_u - n_1 T_1 - n_2 T_2 = (n_1 - n_2) T_1 + n_2 \Delta T$ .

В простом же ПВК  $t_u < T_1$ , а  $n_1 = n_2$  и  $t_u = n_2 \Delta t$ .



## Заключение

В бакалаврской работе рассмотрены двух отсчетные верньерные (нониусные) цифровые преобразователи интервалов времени (ИВИ) в код, основанные на импульсно – импульсном, радиочастотном и экспоненциальном способах. Вместе с тем проанализированы, с привлечением временных диаграмм, работа средств трех отсчетного цифрового измерения (преобразования) ИВИ в код с многофазным генератором и фазовым интерполятором.

Одновременно детально проанализирована работа шифратора преобразования термометрического кода в позиционный двоичный код устройства фазовой интерполяции.

В третьей главе на основе проведенных исследований разработан двух отсчетный верньерный (нониусный) цифровой преобразователь (измеритель) длительности ИВИ, обладающий следующими характеристиками

- дискретность преобразования менее 1 нс,
- число уровней дискретизации не более  $(1 \div 2) \cdot 10^2$ ;
- нестабильность частоты рециркуляционных генераторов менее  $10^{-3} - 10^{-4}$ ;
- диапазон преобразования ИВИ не более 100 нс.

При этом максимальное значение длительности преобразуемых ИВИ и дискретности преобразования ограничиваются временами задержки кабелей задержки.

## Список используемой литературы

1. И.А. Малевич, А.Ф. Чернявский, ПТЭ, 1971, №6, 108.
2. Instrument and Control Systems, 1968, 41, №5, 140.
3. С.М. Дмитриев, И.А. Малевич, А.Ф. Чернявский, А.Н. Якушев, ПТЭ, 1971, №2, 121.
4. Е.И. Рехин, А.А. Курашев, П.С. Чернов, Измерение интервалов времени в экспериментальной физике, 1967, Атомиздат.
5. G. Brudermuller, D. Kompe, патентФРГ, Cl.G04f, №1230722.
6. И.М. Кочконогов, П.И. Гринис, Тр. Научно-технической конференции, Радиоизмерения, 1969, стр. 228, Вильнюс.
29. З.В. Маграчев, Н.Н. Тищенко, Вопросы радиоэлектроники, серия радиоизмерительная техника, 1971, вып. 7, 62.
- 7.З.В. Маграчев, Н.Н. Тищенко, Вопросы радиоэлектроники, серия радиоизмерительная техника, 1969, вып. 3, 61.
8. З.В. Маграчев, Н.Н. Тищенко, Вопросы радиоэлектроники, серия радиоизмерительная техника, 1970, вып. 8, 20.
9. Хоровиц П., Хилл У. Искусство схемотехники: В 2-х т., Т.2. - М.: Мир, 1986, с.372, рис.14.29а.
10. Шляндин В.М. Цифровые измерительные преобразователи и приборы. - М.: Высшая школа, 1973, с.170, рис.3.20.
11. Чу и Фергюсон. Генераторы импульсов с разрешением 20 пс. - Электроника, 1977, №23, с.25-34, рис.8.
12. Устройство для формирования интервала времени. - Патент РФ №2173934, МПК 7 Н 03 К 5/04.
13. Устройство для измерения интервала времени. - Патент РФ №2260830, МПК 7 Н 03 К 5/04.
14. Цифровой преобразователь интервала времени в код с фазовым интерполятором. - Патент РФ №2303803, МПК 7 Н 03 К 5/04.

15. Шляндин В.М. Цифровые измерительные устройства: Учебник для вузов. - М.: Высшая школа, 1981, с.166, рис.3.27.
16. Патент США 4439046, МПК G048/00, 27.03.1984 г.
17. Устройство для измерения интервала времени. Заявка на изобретение №2004108575/28 (009039), МПК G04F 10/04, решение о выдаче патента от 22.03.2005 г.
18. Mota M., Christiansen J. A High-Resolution Time Interpolator Based on a Delay Locked Loop and an RC Delay Line. - IEEE Journal of Solid-State Circuits, Vol.34, № 10, October 1999, pp.1360-1366 (Fig.2, p.1361).
19. E.D.Peterson, R.P. Valenti, патент США, Cl. 342-68, №3, 218, 553.
20. R. Nutt, Rev. Scient. Instrum., 1968 39, №39, 1342.21. И.А. Малевич, А.Ф. Чернявский, ПТЭ, 1971, №6,108.
21. Н.И. Васильев, П.А. Ефремов, Вопросы радиоэлектроники, серия общетехническая, 1967, вып. 10,52.
22. З.В. Маграчев, Н.Н. Тищенко, Вопросы радиоэлектроники, серия радиоизмерительная техника, 1971, вып. 7, 62.