

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
федеральное государственное бюджетное образовательное учреждение  
высшего образования

«Тольяттинский государственный университет»

**ИНСТИТУТ ЭНЕРГЕТИКИ И ЭЛЕКТРОТЕХНИКИ**

(институт)

Промышленная электроника

(кафедра)

11.03.04 Электроника и нанoeлектроника

(код и наименование направления подготовки, специальности)

Промышленная электроника

(направленность (профиль))

**БАКАЛАВРСКАЯ РАБОТА**

на тему **Формирование и генерирование кодоуправляемых  
цифровых импульсных сигналов**

Студент (ка)

С.И. Самойлов

\_\_\_\_\_  
(И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

Руководитель

Г.Н. Абрамов

\_\_\_\_\_  
(И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

**Допустить к защите**

Заведующий кафедрой к.т.н., доцент А.А. Шевцов

(ученая степень, звание, И.О. Фамилия)

\_\_\_\_\_  
(личная подпись)

« \_\_\_\_\_ » \_\_\_\_\_ 20 \_\_\_\_\_ г.

Тольятти 2018

## Аннотация

Объем 49 с., 16 рис., 21 источник

Цель бакалаврской работы состоит в том, что бы на основе проведенного обзора рассмотреть методы и средства формирования и генерирования кодоуправляемых (КУ) цифровых импульсных сигналов (ЦИС).

Тема бакалаврской работы актуальна, так как точное управление временными параметрами ЦИС — их длительностью и задержкой относительно запускающего сигнала, а также периодом следования, необходимо для решения многих задач в измерительных, управляющих и телекоммуникационных системах.

Вместе с тем также и процессы автоматизации управления предполагают возможность программирования временных параметров ЦИС, посредством их перестройки цифровым управляющим кодом.

Несмотря на все многообразие способов программирования их основу составляет подсчет количества импульсов стабильной частоты, который осуществляется непосредственно в процессе формирования интервала времени (ИВ) или после предварительного преобразования системы подсчитываемых импульсов.

При этом особую сложность представляет формирование коротких однократных ИВ, для чего оказываются непригодными многие весьма точные устройства с обратными связями, такие как стробоскопический или компенсационный преобразователи.

Для решения этой задачи может оказаться эффективным способ дискретной фазовой интерполяции, принципы реализации которого в формирователях временных интервалов рассмотрен в бакалаврской работе.

Традиционным и широко используемым способом генерирования интервала времени, допускающим простое программирование, является

прямой счет импульсов опорного генератора, который начинается по запускающему сигналу, а процесс формирования интервала завершается по достижении содержимым счетчика импульсов заданного состояния.

В бакалаврской работе осуществлена детализация функционирования и определены основные параметры (быстродействие, погрешность преобразования, динамический диапазон преобразования) ряда средства генерирования и формирования кодоуправляемых ЦИС.

Оригинальностью рассмотренных средства генерирования и формирования кодоуправляемых ЦИС является их низкое энергопотребление и небольшие масса и габаритные размеры, в виду применения цифровых интегральных схем.

## Содержание

Введение.....	5
1. Обзор способов формирования и генерирования кодоуправляемых (КУ) цифровых импульсных сигналов (ЦИС).....	6
2. Средства генерирования и формирования КУ ЦИС.....	8
2.1. Формирователи кодоуправляемых ЦИС.....	8
2.1.1. Рециркуляционные формирователи ЦИС с КУ длительностью.....	8
2.1.2. Кодоуправляемое формирование одновременно нескольких ЦИС.....	12
2.1.3. Формирователь длительности ЦИС на КУ образцовом генераторе.....	18
2.1.4. Формирователь временных интервалов повышенной точности.....	25
2.2. Рециркуляционные генераторы КУ ЦИС.....	33
2.2.1. Генератор рециркуляционного типа с КУ частотой.....	33
2.2.2. Рециркуляционный генератор кодоуправляемой прецизионной временной задержкой ЦИС относительно друг друга.....	35
2.2.2.1. Устройство временной интерполяции.....	39
2.2.2.2. Элементарная ячейка устройства временной интерполяции.....	41
Заключение.....	46
Список используемой литературы.....	47

## Введение

Точное управление временными параметрами импульсов — их длительностью и задержкой относительно запускающего сигнала необходимо для решения многих задач в измерительных, управляющих и телекоммуникационных системах. Автоматизация управления предполагает возможность программирования временных параметров — их перестройки цифровым управляющим кодом. При всем многообразии методов программирования их основу составляет подсчет количества импульсов стабильной частоты, который осуществляется либо непосредственно в процессе формирования интервала времени, либо после предварительного преобразования системы подсчитываемых импульсов.

Особую сложность представляет формирование коротких однократных интервалов времени, для чего оказываются непригодными многие весьма точные устройства с обратными связями, такие как стробоскопический или компенсационный преобразователи. Для решения этой задачи может оказаться эффективным способ дискретной фазовой интерполяции, принципы реализации которого в формирователях временных интервалов рассматриваются ниже. Традиционным и широко используемым способом генерирования интервала времени, допускающим простое программирование, является прямой счет импульсов опорного генератора, который начинается по запускающему сигналу. Процесс формирования интервала завершается по достижении содержимым счетчика импульсов заданного состояния. Если не учитывать погрешности формирующих каскадов, то генерируемый интервал времени равен  $M T_0$ , где  $M$  и  $T_0$  — число накопленных счетчиком импульсов и период опорного генератора. В точном генераторе задержки необходим синхронный запуск опорного генератора, что представляет собой проблему, поскольку релаксационный генератор не обладает стабильным периодом, а стабилизированный кварцевым резонатором генератор не допускает старт-стопного режима.

## 1. Обзор способов формирования и генерирования кодоуправляемых (КУ) цифровых импульсных сигналов (ЦИС)

Синтезаторы интервалов времени (генераторы программируемой задержки) находят применение в измерительной технике, экспериментальной физике и технике цифровой обработки сигналов.

В зависимости от решаемой задачи требуемая точность и шаг дискретизации составляют  $(0,1 \div 10)$  нс. Например, при дискретизации широкополосных (до 1 ГГц) сигналов с целью последующей цифровой обработки требуется задавать моменты дискретизации на временной оси с разрешением до 100 пс [1,2].

Под синтезаторами интервалов здесь понимаются устройства, генерирующие интервал (задержку), отсчитываемый от внешнего сигнала. Синтез интервалов времени, начало которых не привязано к внешнему сигналу, является частным случаем задачи и осуществляется аналогичными, но более простыми способами.

Методы построения и схемотехника синтезаторов интервалов во многом схожи с методами и схемотехникой измерителей временных интервалов.

Целью настоящей работы является систематическое изложение известных и разработанных автором методов синтеза интервалов и даны экспериментальные результаты по решению задачи синтеза интервалов с разрешением до 100 пс.

Синтез интервалов времени, так же как и их измерение, осуществляется путем счета заданного количества периодов образцовой частоты. Абсолютное значение погрешности синтеза интервалов в общем случае имеет вид:

$$\Delta t = \sigma f_0 \cdot T_c + \Delta t_1 + \Delta t_2, (1)$$

где  $T_c$  – синтезируемый интервал;  $\sigma f_0$  – относительная погрешность опорной частоты;  $\Delta t_1$  – погрешность от несинхронности частоты опорного генератора и внешнего сигнала, задающего начало интервала (далее «ошибка

старта»);  $\Delta t_2$  – погрешность квантования.

Погрешность опорной частоты  $\sigma f_0$  может быть уменьшена до необходимой величины выбором подходящего генератора опорной частоты: точность (5÷6) десятичных знаков обеспечивает обычный кварцевый генератор, для (6÷8) знаков необходим метрологический кварцевый генератор с термостатированием для (8÷12) знаков нужен соответствующий стандарт частоты.

Аддитивные составляющие погрешностей  $\Delta t_1$  и  $\Delta t_2$  имеют максимальное значение в один период опорной частоты  $t_0$  «Ошибка старта»  $\Delta t_1$  имеет случайный характер с прямоугольным распределением и дисперсией  $t_0^2 / 12$ .

Ошибка квантования в данном случае не является случайной, ее значение известно заранее, а при синтезе целочисленных (в единицах  $t_0$ ) интервалов она отсутствует. Для получения разрешающей способности, например, 0,1 нс необходимо выбрать значение опорной частоты 10 ГГц, что на сегодня совершенно нереально.

Практически в настоящее время можно работать с максимальной опорной частотой 1 ГГц, однако этот путь требует применения соответствующего измерительного оборудования, элементарной базы на GaAs (серия 6500) и качественной технологии многослойных печатных плат, обеспечивающей получение согласованных полосковых линий связи.

В практических разработках целесообразно использовать опорную частоту 100 МГц, а «ошибки старта» и квантования уменьшать специальными методами, исследование и разработка которых являются содержанием настоящей работы [1,2].

Погрешность квантования  $\Delta t_2$  обычно уменьшается путем использования двухшкального метода синтеза интервалов: грубая шкала задается периодом опорной частоты, а точная формируется устройством плавной или дискретной задержки (интерполятором) в диапазоне шага грубой шкалы.

## **2. Средства генерирования и формирования КУ ЦИС**

### **2.1. Формирователи кодоуправляемых ЦИС**

#### **2.1.1 Формирование импульсных сигналов с кодоуправлением длительностью**

Данное устройство связано с областью радиотехнической аппаратуры и может быть применено с целью создания калиброванных по длительности промежутков времени (ПВ) при метрологическом анализе различных устройств цифрового измерения (ЦИ) ВП между импульсами.

Назначение рассматриваемого программируемого (кодоуправляемого) рециркуляционного формирователя (ПРФ) импульсов состоит в улучшении точности при одновременным расширением динамического диапазона ВП импульсов на выходе схемы.

Изложенная цель достигается по средством того, что в ПРФ импульсов, который в своем составе имеет пару элементов осуществляющих задержку, триггер, выход которого подключается к входу номер один логического элемента И, введена пара логических элементов ИЛИ, второй по счету триггер.

А также счетчик импульсов (СЧИ), при этом вход один второго триггера в схеме подключается к шине сигнала установки, к самому первому входу СЧИ а также к первому входу самого первого триггера, вход номер два которого подключается к выходу СЧИ, второй вход СЧИ подключается к выходу самого первого в схеме логического элемента ИЛИ, к первому входу элемента ИЛИ под номером два.

Минуя при этом элемент задержки (ЭЗ) и непосредственно ко входу два логического элемента ИЛИ, выход последнего подключается ко входу два логического элемента И и проходя второй ЭЗ к первому входу первого логического элемента ИЛИ, второй вход последнего при этом подключается к входной шине, выход же логического элемента И соединяется со вторым

входом триггера номер два, выход второго триггера подключается ко входу три второго логического элемента ИЛИ.

На рисунке 2.1.1 представлена функциональная схема ПРФ импульсов.

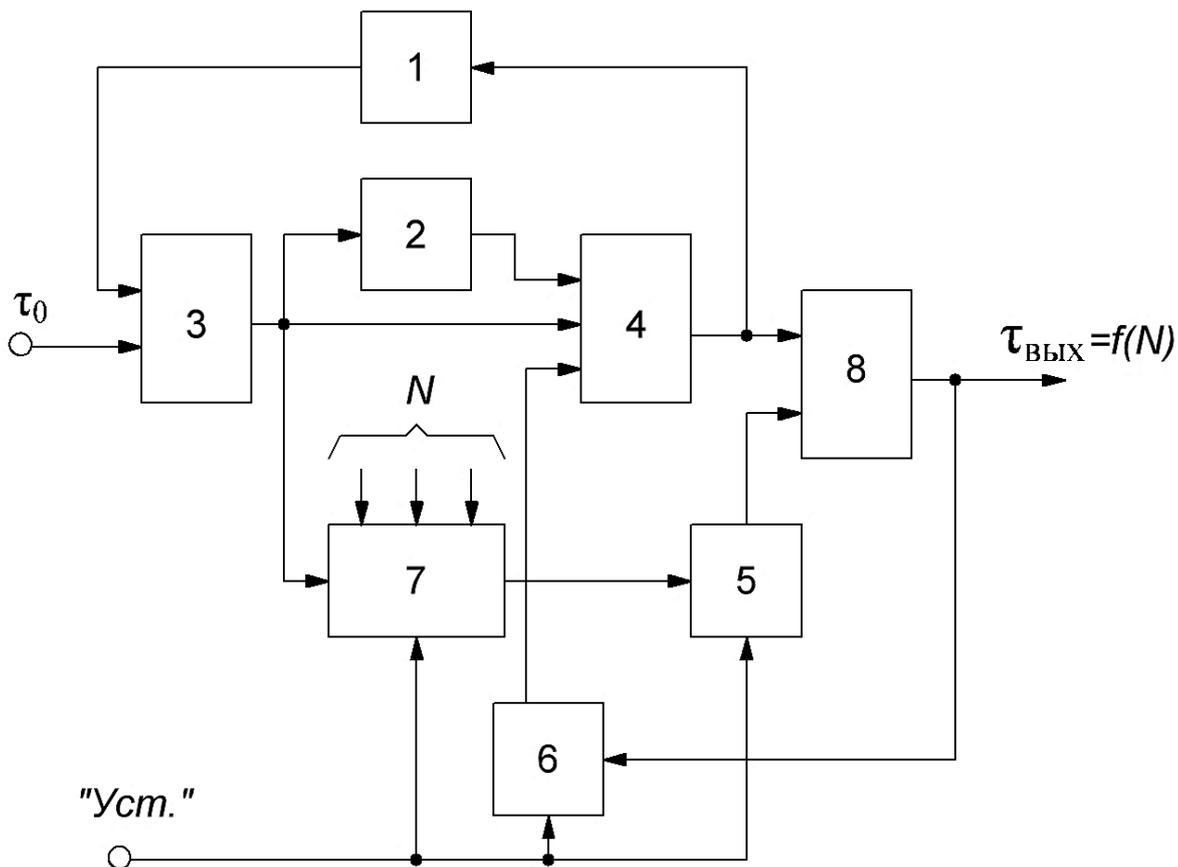


Рисунок 2.1.1 – Программируемый рециркуляционный формирователь импульсов (ПРФ)

ПРФ импульсов в своем составе имеет:

- две схемы задержки (СЗ) 1 и 2,
- два логических элемента ИЛИ 3 и 4,
- RS - триггеры 5 и 6,
- счетчик импульсов (СТИ) 7,
- логическую схему И 8.

Функционирует ПРФ импульсов следующим образом.

На шину «Уст.» приходит сигнал, который устанавливает оба RS - триггера схемы в исходные логические состояния, при этом логическая схема

И 8 закрыта напряжением с выхода RS - триггера 5, а на логический элемент ИЛИ 4 с RS - триггера 6 приходит разрешающий уровень логического сигнала. Одновременно с этим процессом, сигнал «Уст.» производит еще и запись в СТИ 7 обратного кода N, который пропорционален длительности импульса, и который и необходимо сформировать.

Благодаря этому СТИ 7 переходит в логическое в состояние, которое описывается как

$$(Q - N),$$

где Q – значение его информационной емкости.

На вход ПРФ импульсов подается непродолжительный импульс  $\tau_0$ , длительность которого уже откалибрована, который далее посредством логического элемента ИЛИ 3 поступает на СТИ 7, тем самым понижая записанный в нем обратный код на величину одной единицы.

Перемена логического состояния СТИ 7 происходит по заднему фронту импульса на выходе логического элемента ИЛИ 3.

Импульс  $\tau_0$  подается также на один из входов логического элемента ИЛИ 4 непосредственно, в то время как на другой его вход путем его прохождения через схему задержки (СЗ) 2, которая имеет время задержки равное  $\Delta\tau$ .

Таким образом, сразу на два входа логического элемента ИЛИ 4 придут импульсы длительностью  $\tau_0$ , но задержанные друг относительно друга на  $\Delta\tau$ .

При присутствии разрешающего уровня напряжения на входе три логического элемента ИЛИ 4, на его выходе сформируется сигнала в виде импульса, длительность которого

$$(\tau_0 + \Delta\tau).$$

Он далее через СЗ 1 поступает на вход два логического элемента ИЛИ 3.

После всего этого процесс рециркуляции импульса в течение каждого цикла увеличивающегося на величину  $\Delta\tau$ , будет продолжаться до тех пор, пока СТИ 7 не переполнится [3,13].

Иными словами, процесс рециркуляции импульса  $\tau_0$  в рециркуляторе,

который содержит электронные узлы  $1 \div 4$ , прекращается.

А импульс  $\tau_0$  получает число приращений  $N$ , каждое из которых равно значению величины  $\Delta\tau$ .

С этой целью при достижении СТИ 7 логического состояния «логическая единица», RS - триггер 5 выставляется в свое второе устойчивое состояние, при котором одновременно открывается и логическая схема И 8.

Переключение RS - триггера 5 происходит при помощи заднего фронта импульса, который равняется логическому состоянию  $(Q - 1)$  счетчика импульсов 7.

Это же событие свидетельствует о том, что в рециркуляторе, где происходил процесс рециркуляции, свершилось  $(N - 1)$  рециркуляций.

Следовательно, к моменту начала цикла  $N$  - ой рециркуляции логическая схема И 8 открывается и рециркулирующий импульс под номером  $N$  поступает на выход РЦФ импульсов и выставляет RS - триггер 6 в его второе устойчивое состояние, при котором осуществляется прерывание рециркуляций.

Длительность импульса на выходе ПРФ импульсов при этом равняется:

$$\tau_{\text{вых}} = \tau_0 + N \Delta\tau$$

Время задержки  $T_p$  СЗ 1 характеризует высшую границу диапазона длительностей создаваемых импульсов, а нижняя граница определяется величиной  $\tau_0$ , другими словами

$$T_p > \tau_{\text{вых}} > \tau_0$$

Таким образом, ПРФ импульсов обеспечивает повышенную точность формирования длительности импульсов вплоть до десятых долей наносекунды, при этом объем аппаратурных затрат не увеличивается.

## 2.1.2. Кодоуправляемое формирование одновременно нескольких ЦИС

Назначение данного кодоуправляемого формирователя (КУФ) цифровых импульсных сигналов, основанного на линии задержки (ЛЗ) состоит в улучшении его функциональных возможностей за счет возможности создания задержанных, в зависимости от цифрового кода, нескольких последовательностей импульсных сигналов.

КУФ в своем составе имеет:

- управляемый блок (УБ) 1 дискретной  $N$  - разрядной ЛЗ,
- управляющий счетчик импульсов (УС) 2 с числом разрядов равным  $(N + M)$ ,
- $M$  соединенных последовательным способом секций задержки  $(3 - 1 \div 3 - M)$ .

Применение триггеров  $D$  - типа 4 - 6 и формирователя последовательностей импульсов (ФПИ) 7 способствует формированию последовательности импульсов на каждом из его выходов, причем временное положение их фронтов заранее известно с погрешностью, которая характеризуется младшим разрядом УС 2.

Функциональная схема (ФС) КУФ рассматривается на рисунке 2.1.2, а ФС ФПИ 7 отражена рисунком 2.1.3.

Выходы ФПИ 7 подключены к клеммам «Вых.1  $\div$  Вых.  $M$ » КУФ, а его запускающий вход соединяется с прямым выходом триггера  $D$  - типа 6.

Тактовый  $C$  - вход которого соединяется с выходом цепи из  $M$  соединяемых последовательным способом секций задержки ( $CЗ$ ), первая из которых в свою очередь имеет вес, который соответствует весу старшего из  $M$  младших разрядов УС 2.

В то же время вход цепочки, содержащей  $M$ , соединенных последовательно  $CЗ$ , объединяется с  $f_T$  - входом УБ 1 дискретной  $N$  - разрядной ЛЗ и входом синхронизации триггера  $D$  - типа 4.

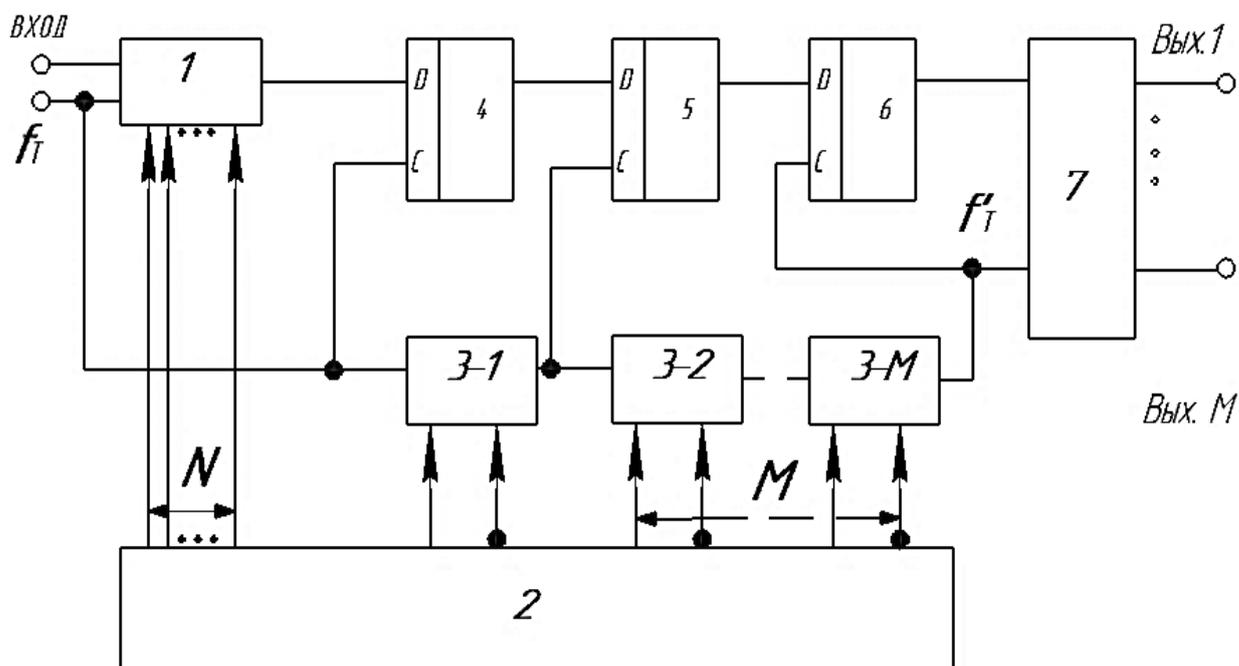


Рисунок 2.1.2 – Функциональная схема кодоуправляемого формирователя (КУФ) на многоразрядной линии задержки

И вместе с тем является тактовым входом УЛЗ.

Выход УБ 1 дискретной  $N$  - разрядной ЛЗ подключен к  $D$  - входу триггера  $D$  – типа 4, выход которого подключается к  $D$  - входу триггера  $D$  – типа 5, выход которого в свою очередь подключен к  $D$  - входу триггера  $D$  – типа 6.

Причем выход разрядной СЗ 3 – 1 подключается к  $C$  - входу триггера  $D$ -типа 5.

ФПИ 7 (см. рисунок 2.1.3) содержит в своем составе<sup>^</sup>

- двоичный счетчик импульсов (ДС) 8,
- триггер 9 с отдельными  $R$  и  $S$  входами,
- постоянное устройство хранения (ПУХ) 10,
- регистр памяти 11.

Вход  $f_T'$  ФПИ 7 соединяется со входом счета ДС 8 и  $C$  - входом регистра памяти 11.

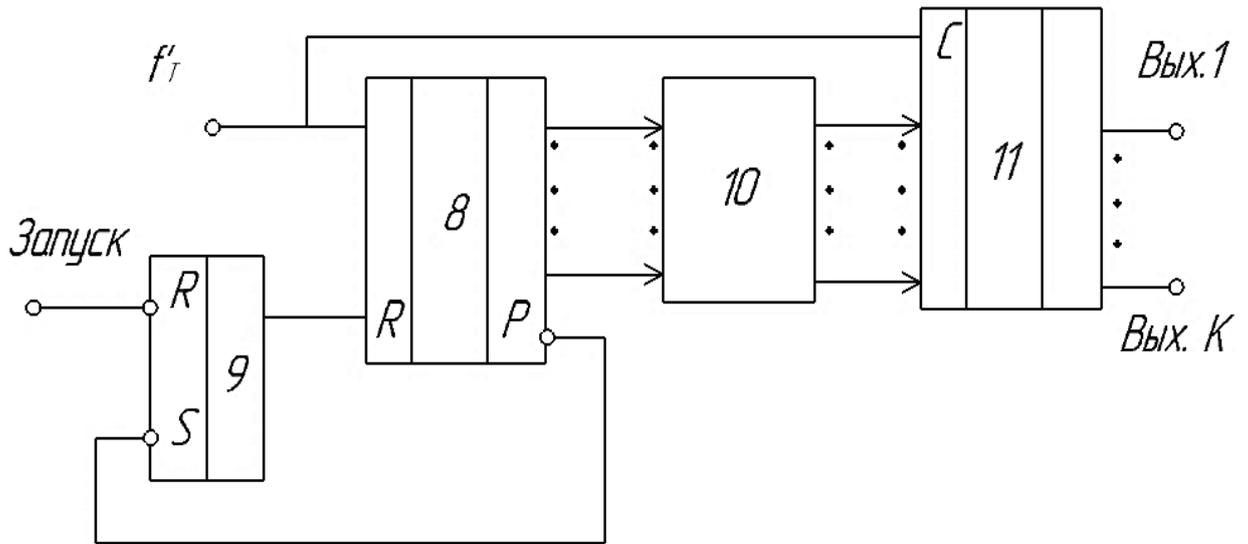


Рисунок 2.1.3 - Формирователь последовательностей импульсов (ФПИ) 7

Выходы счетчика ДС 8 соответствующими разрядами соединяются с адресными входами ПУХ 10, выходы которого соединяются с входами регистра памяти 11, выходы которого являются выходами ФПИ 7.

Вход формирователя "Запуск" соединяется с R – входом (вход установки в состояние логический 0) триггера 9, S - вход которого (вход установки в состояние логической 1) соединяется с выходом переполнения ДС 8. А его выход соединяется с R - входом установки в состояние логический ноль ДС 8.

В случае прихода на вход УБ 1 дискретной N - разрядной ЛЗ импульса, осуществляющего процесс запуска, на его выходе формируется импульс задержки, время задержки которого равняется:

$$t_{zo} = A \times T_0,$$

где A - код задержки, характеризуемый разрядами УС 2, которые подключаются к его управляющим входам;

$T_0$  - период следования тактовой частоты, подаваемой на вход  $f_T$  УБ 1.

Для корректного функционирования КУФ фазовые соотношения запускающего и тактирующего импульсов должны быть непосредственно и

тесно связаны между собой.

Импульс задержки с выхода УБ 1 дискретной ЛЗ проходит на D - вход триггера D-типа 4, на С - вход триггера D-типа 6 подают тактовый сигнал (ТС) равный  $f_T'$ .

При этом происходит процесс привязки временного положения импульса задержки к фронту тактового импульса, что само собой исключает оказание негативного влияния на функционирование КУФ отрицательной исходной временной задержки УБ 1 дискретной N - разрядной ЛЗ.

Сигнал ТС подают также на вход цепи, которая состоит из M соединенный последовательным способом разрядных секций (РС), входы управления последних соединяются с соответствующими весу секции разрядами УС 2.

Вес старшей из M разрядных секций РС равняется половине периода ТС.

Сигнал ТЧ, задержанной в старшей РС, поступает при этом на С - вход триггера D – типа 5, на D - вход которого приходит импульсный сигнал с выхода триггера D – типа 4.

В триггере D - типа 5 происходит процесс пере привязки фронта сигнала задержки в УБ 1 N - разрядной ЛЗ к переднему фронту задержанного посредством старшей РС тактового сигнала.

Данная особенность способствует устранению возможной неоднозначности задержки импульса при максимальной и минимальной величине временной задержки ТС в РС  $3 - 1 \div 3 - M$ .

ТС сигнал с выхода старшей РЯ приходит также и на вход цепи, которая состоит из M-1 РЯ и задерживается в них на время, которое является пропорциональным значениям веса и кода соответствующих разрядов УС 2.

С выхода самой последней РС задержки сигнал ТС подается на С - вход триггера D-типа 6, где осуществляется процесс временной привязки поступившего на его D - вход импульса с выхода триггера D-типа 5.

Следовательно, на выходе D - триггера 6 образуется сигнал, с

временной задержкой относительно импульса Запуск равной

$$t_3 \sim t_{30} + B \frac{T_0}{2^M} + C = AT_0 + B \frac{T_0}{2^M} + C ;$$

где  $B$  - значение кода на  $M$  младших разрядах УС 2;

$C$  - постоянный начальный сдвиг по времени сигнала с выхода схемы.

Сигнал задержки с выхода триггера D-типа 6 и задержанный ТС с выхода последовательной цепочки из  $M$  разрядных секций (РС) приходят на одноразрядные входы ФПИ 7.

Так как передний фронт сигнала, поступающего на вход, осуществляет запуск ФПИ 7 (с прямого выхода триггера D – типа 6) и передний фронт соответствующего ему импульса сигнала, который поступает на вход  $f_T'$  ФПИ (с выхода  $M$  – ой РС) совпадают.

Это дает возможность осуществлять процесс формирования требуемого количества последовательных импульсов с известным законом распределения импульсов внутри каждой последовательности, положение во временной области которых определяется весом самого младшего разряда УС 2, то есть  $\frac{T_0}{2^M}$ .

ФПИ 7 работает согласно следующему алгоритму.

При поступлении ТС, ДС 8 начинает производить подсчета импульсов до момента времени поступления импульсного сигнала, регистрирующего его переполнение, который переключает триггер 9 в состоянии логической единицы. Высокое логическое напряжение на выходе триггера 9 выставляет ДС 8 в состояние логический 0 и удерживает его в данном состоянии до момента времени подачи импульса, осуществляющего процесс запуска по R - входу триггера 9.

После момента времени поступления импульса Запуск на R - выход триггера 9, на его выходе устанавливается напряжение равное логическому нулю. Одновременно с этим ДС 8 начинает подсчет импульсов ТС, генерируя на своих входах разрядов линейно нарастающий код, который затем поступает на входы адреса ПУХ 10.

В нем по каждому из выходов зафиксированы временные интервалы распределения импульсов в их последовательностях.

При помощи регистра памяти 11 реализуется временная привязка созданных последовательностей импульсов с тактовыми сигналам.

На выходах ФПИ 7 формируется последовательность импульсов, временное распределение которых в последовательности определяется указанной прошивкой ПУХ 10.

Каждая последовательность задерживается на время, которое указано кодом УС 2.

В виду того, что передний фронт любого импульса последовательности строго соответствует фронту задержанного ТС, то временное расположение любого из импульсов последовательности известно с точностью, соответствующей точности времени задержки тактирующих импульсных сигналов.

Следовательно, создание кодоуправляемой точной временной задержки путем задержки тактовых импульсов в РС задержки и последующим процессом временной пере привязки задержанного в УБ 1 дискретной ЛЗ импульса, способствует получению на входе ФПИ 7 последовательности импульсов, запускающего импульса и сигнала ТЧ, фаза последнего тесно связана с запускающим импульсом.

Данная особенность рассмотренного КУФ делает возможным процесс формирования последовательности импульсов на любом выходе ФПИ 7, положение во времени фронтов, которых уже заранее известно с погрешностью, определяемой самым младшим из всех разрядов УС 2 [4,5,15].

### **2.1.3. Формирователь временных интервалов на кодоуправляемом образцовом генераторе**

Данное техническое решение служит для улучшения точности и стабильности формирования временных интервалов (ВИ) с добавлением в него новых функциональных возможностей. Приведенное устройство содержит в своем составе (см. рисунок 2.1.4):

- кодоуправляемый образцовый генератор (УОГ) 1,
- управляющий триггер (УТ) 3,
- счетчик (СЧ) формирования ВИ (СФВИ) 7,
- клемму точного времени (ШТВ) 9
- клемму предшествующей установки (ШПУ) 10.

Достижение намеченной цели осуществляется путем введения:

- многотактного генератора (МГ) 2,
- синхронизирующего устройства (СУ) 4,
- СЧ приращения периодов образцовой частоты (СПОЧ) 5,
- регистра памяти (РП) 6,
- преобразователя кодов (ПК) 8
- конкретного выполнения синхронизатора.

Рисунок 2.1.4 отображает структурную схему формирователя ВИ (ФВИ), в то время как рисунок 2.1.5 -- схема синхронизирующего устройства 4, а рисунок 2.1.6 -- один из вариантов реализации ПК 8. Выход УОГ 1 соединен с входом МГ 2, выходы которого соединяются с тактовыми входами СУ 4, вход управления которого в свою очередь подключается к УТ 3. Первый вход УТ 3 соединяется с ШТВ 9, а второй вход подключается к ШПУ 10, установочным входам СЧ 5 и 7, регистру памяти (РП) 6 и СУ 4.

Информационные выходы последнего в свою очередь подключены к входам младших разрядов (МР) РП 6, входы старших разрядов (СР) которого подключаются к выходам СЧ 5, а его выходы через ПК 8 соединяются с управляющими входами УОГ 1.

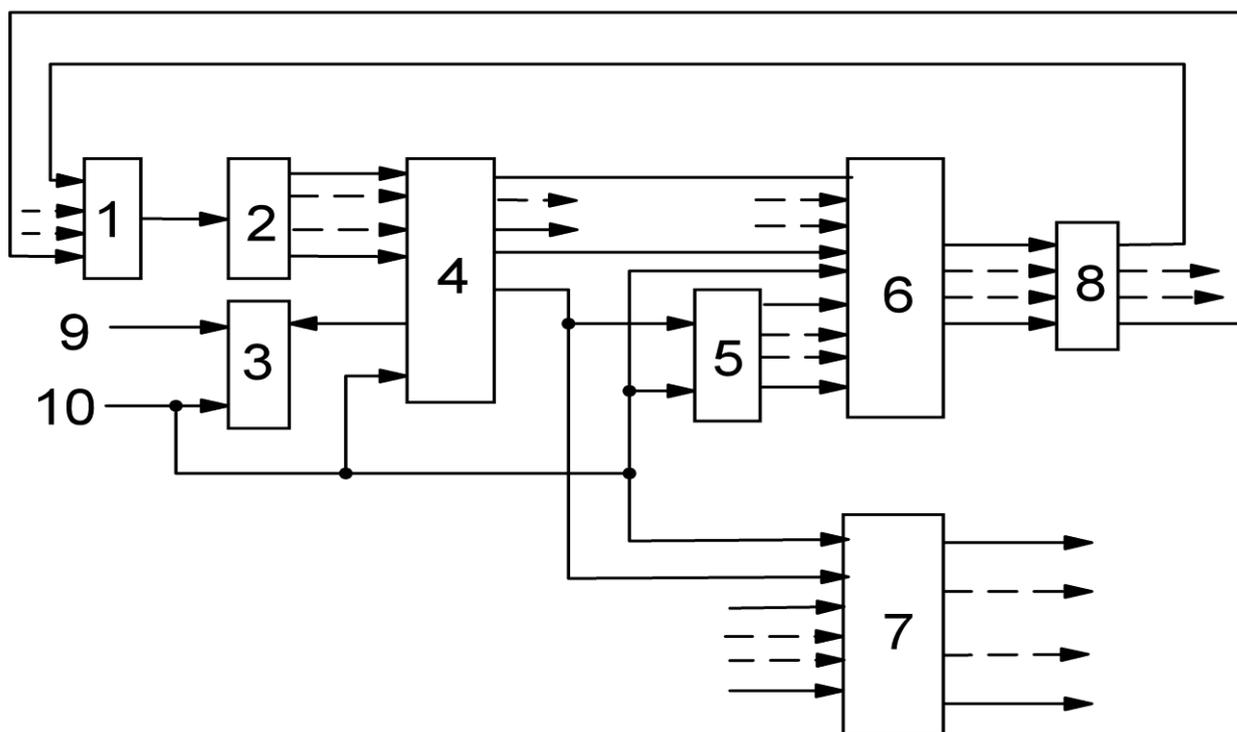


Рисунок 2.1.4 – Формирователь временных интервалов (ФВИ)

Причем сигнальный выход СУ 4 соединяется с входами, осуществляющими функцию счета СЧ 5 и 7, кодовые клеммы ФВИ подключаются к входам начальной установки СЧ 7, выходы которого в свою очередь являются выходами ФВИ.

СУ 4 содержит (см. рисунок 2.1.5)  $m$  триггеров 11,  $m$  схем И 12, схему ИЛИ 13, вход 14 установки СУ 4, вход управления 15, выходы 16, являющиеся информационными у СУ 4, выход 17 сигналов СУ 4.

При этом входы осуществляющие запуск каждого из  $m$  триггеров 11 выступают в роли тактовых входов синхронизатора и соединяются с первыми входами соответствующих схем И 12.

А входы установки всех триггеров 11 объединяются между собой и выступают в роли установочного входа 14 СУ 4.

Вход управления 15 которого подключается к объединенным входам управления всех  $m$  триггеров, в то время как прямой выход (ПВ) каждого из триггеров 11, отсчитывая со второго, соединяется с входом два предыдущего

схемы И 12 и служит выходом, являющимся собой информационным СУ 4.

Инверсный выход (ИВ) всех триггеров 11 соединяется с входом три соответствующей схемы И 12 и с входом управления запрещением предыдущего триггера 11.

ПВ первого триггера 11 соединяется со входом два  $m$  - го по счету схемы И 12, и представляет собой ничто иное как информационный выход 16, (ИВ) первого триггера 11 соединяется с управляющим входом запрещения  $m$  - го по счету триггера 11 и входом три первой схемы И 12.

Выход всех из  $m$  схем И 12 подключаются к с соответствующим входом схемы ИЛИ 13, выход которой одновременно с этим представляет собой выход 17 СУ 4.

Преобразователь кода (ПК) 8 может быть построен (см. рисунок 2.1.6) на основе  $K$  дешифраторов 18, шифраторе (ШР) 19 и дешифраторе (ДШ) 20.

При этом входы ШР 19 и ДШ 20 одновременно с этим служат входами преобразователя, выходы ШР 19 подключаются к информационным входам  $K$  ДШ 18, входы управления которых соединяются с соответствующими выходами ДШ 20.

Выходы ДШ 18 служат также выходами ПК 8.

ФВИ работает по следующему сценарию.

С выхода УОГ 1 частоты с  $n$ -разрядными информационными входами управления частотой сигналы  $f_n$  приходят на вход МГ 2, на выходах последнего формируются  $m$  тактовых сеток, период которых равен [6,9].

$$T_o = 1/f_o,$$

сдвинутых по фазе относительно друг друга на  $T_o / m$ .

Каждая из  $m$  тактовых сеток подается на вход запуска соответствующего триггера 11, а также одновременно с этим и на первый вход соответствующей схемы И 12 СУ 4.

Перед моментом прихода импульса точного времени на клемму 9 всего ФВИ, поступает сигнал предварительной подготовки, идущий по клемме 10, последний также выставляет ее элементы в исходное состояние.

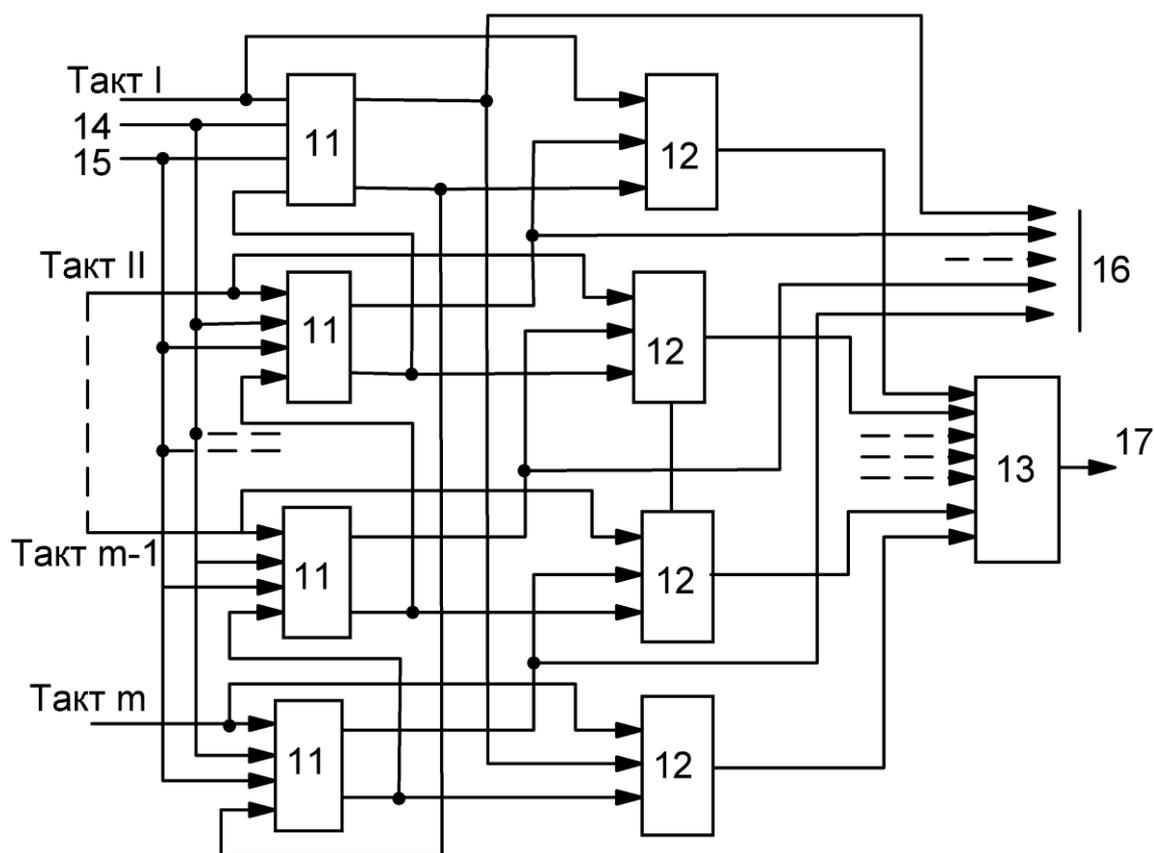


Рисунок 2.1.5 – Синхронизирующее устройство

Данный сигнал подготовки производит переключение УТ 3 и одновременно триггеров 11 в некое логическое состояние.

С выхода УТ 3 на входы управления триггеров 11 приходит импульс, который запрещает их запуск тактовыми сетками, а с ПВ и ИВ триггеров 11 на входы два и три схем И 12 приходят соответственно запрещающие и разрешающие импульсы.

В это же время данный сигнал записывает по кодовым клеммам значение изначального кода в СПОЧ 5 и код номеров универсальных временных сигналов в СФВИ 7, а также по установочному входу РП 6 в него заносится информация из триггеров 11 и СПОЧ 5.

По моменту прихода сигнала точного времени, УТ 3 переключается и с его выхода на входы управления триггеров 11 поступает разрешающий импульс для их запуска тактовыми сетками (ТК – сетками).

В первую очередь произойдет запуск  $i$ -го триггера 11, на тактовый вход

последнего приходят импульсы  $i$ -й ТК – сетки, которая в свою очередь по времени является первой в очередности после поступления импульса разрешения. В процессе своего запуска,  $i$  - ый триггер 11 своим сигналом с ПВ отпирает  $(i-1)$  – ю схему И 12.

В результате чего сигналы  $(i - 1)$  - й ТК – сетки с выхода  $(i-1)$  - й схемы И 12 через схему ИЛИ 13 приходят на счетный вход СПОЧ 5 и на вход осуществляющий счет СФВИ 7.

С первого сигнала  $(i - 1)$  ТС - сетки стартует отсчет числа периодов образцовой частоты в СПОЧ 5 и в СФВИ 7.

Качество точности процесса привязывания сигналов  $(i - 1)$  ТК - сетки к изначальному моменту разрешающего сигнала, который и поступает с выхода УТ 3, не превосходит величину равную  $T_o / m$ .

После всего этого происходит последовательным способом процесс запуска каждого из триггеров 11, исключая  $(i-1)$  - ый, т. к. сигнал с ИВ  $i$  - го триггера 11, в процессе поступления на вход управления запрещением предыдущего триггера 11, также одновременно запрещает и процесс его запуска. СФВИ 7 формирует любую временную шкалу с привязыванием высоких частот к сигналу точного времени.

Тем самым, каждый триггер 11, кроме  $(i - 1)$  - го, переключается во включенное состояние, а  $(i - 1)$  - ый триггер 11 продолжает находиться в выключенном состоянии.

Данные состояния триггеров 11 суммируют в себе всю информацию о расхождении моментов между сигналом точного времени который уже поступил и сигналом образцовой частоты в пределах всего лишь одного периода  $T$ , с точностью равной  $T_o / m$  [7,8,10-11].

Если принять во внимание тот факт, что связь ИВ любого последующего триггера 11 с выходом предыдущего триггера 11 образует совместно с  $m$  элементами памяти замкнутый контур, а запуск следующего триггера 11 запрещает по данному контуру запуск предыдущего триггера 11, то необходимое время задержки переключением триггеров 11 ( $t_{3.эл}$ )

соответственно будет находиться из выражения:

$$t_{3.эл} \leq T_0 - \frac{T_0}{m} = \frac{T_0}{m}(m-1)$$

Приведенное выше математическое выражение иллюстрирует, что предъявляемые требования к триггерам 11 по времени задержки их переключения имеет место быть в  $(m - 1)$  раз меньше, нежели точность привязки создаваемых унитарных сигналов согласованных временных шкал к сигналам точного времени  $T_0 / m$ . И соответственно чем больше число  $m$ , тем данное требование становится снисходительнее .

В СПОЧ 5 устанавливается код, который характеризует различие во времени поступившего сигнала точного времени и сигналом образцовой частоты на целое значение количества периодов  $T_0$  УОГ 1 с точностью до периода.

Посредством сигнала предварительной подготовки в СПОЧ 5 вносится значение кода, равного половине его емкости.

Емкость СПОЧ 5 детерминируется так, чтобы при приходе на его вход, осуществляющий подсчет значения образцовой частоты УОГ 1 за период  $T_{СТВ}$  между сигналами точного времени (ТВ), он переполнялся ровно целое количество раз.

И в момент прихода сигнала ТВ в нем выставлялся исходный код. Причем, в случае максимального возможного отклонения значения

образцовой частоты равной  $\pm \frac{\Delta f_0}{f_0}$  становится необходимым выполнение соотношения

$$\frac{2 \frac{\Delta f_0}{f_0} T_{СТВ}}{T_0} \leq 2^h - 1$$

из этого же соотношения находится также разрядность СПОЧ 5:

$$n \geq \log_2(2\Delta f_0 T_{СТВ} + 1)$$

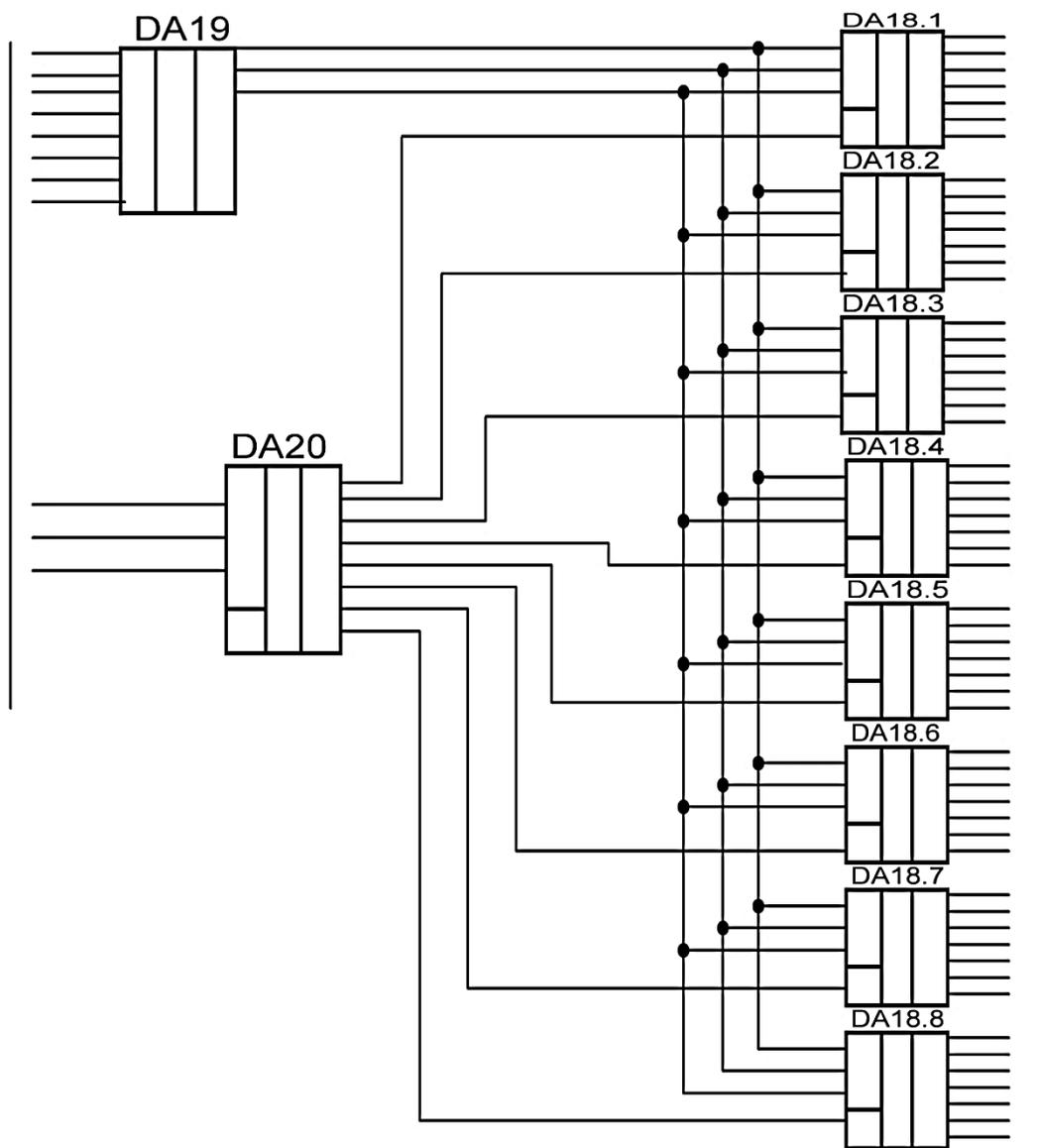


Рисунок 2.1.6 - Вариант реализации преобразователя кода (ПК 3) на триггерах

Поток информации, поступающий с триггеров 11 и со СПОЧ 5, подлежит процессу записи и хранится в РП 6 по приходу на него сигнала предварительной установки [12,16].

Данная информация с выхода РП 6 передается на информационные входы ПК 8, в котором эта информация конвертируется в управляющий код коррекцией УОГ 1 .

## **2.1.4. Формирователь временных интервалов повышенной точности**

Данный формирователь ВИ (ФВИ) способствует повышению точности формирования временного интервала, за счет грубо – точного формирования ВИ. Данное устройство в своем составе содержит многоотводную линию задержки (МЛЗ) 2, отводы которой способствуют снижению дискретности отсчета ВИ (см. рисунок 2.1.7).

Здесь суммирующее устройство (СУМ) 8, позволяет изменять закономерность ведения счета в соответствии с кодом создаваемого ВИ и:

- генератор импульсов (ГИ) 1;
- мультиплексор (МП) 5;
- устройство синхронизации (УС) 3;
- управляющий триггер (ТУ) 4;
- шифратор (ШР) 6,
- регистры (РГ) 7, 9;
- счетчик импульсов (СИ) 10;
- клемму кодов интервалов (ККИ);
- клемму установки (КУ);
- клемму Запуск (Вход) (КВ).

Данное устройство принадлежит области импульсной техники и является необходимым звеном при создании систем цифрового измерения ВИ, а его целью является улучшение точности формирования интервала времени.

Намеченная цель в данном высокоточном ФВИ осуществляется посредством того, что он содержит образцовый ГИ 1 и УС 3, который соединяется своим входом синхронизации с клеммой КВ, которая запускает устройство, а выход синхронизатора соединяется с входом ШР 6.

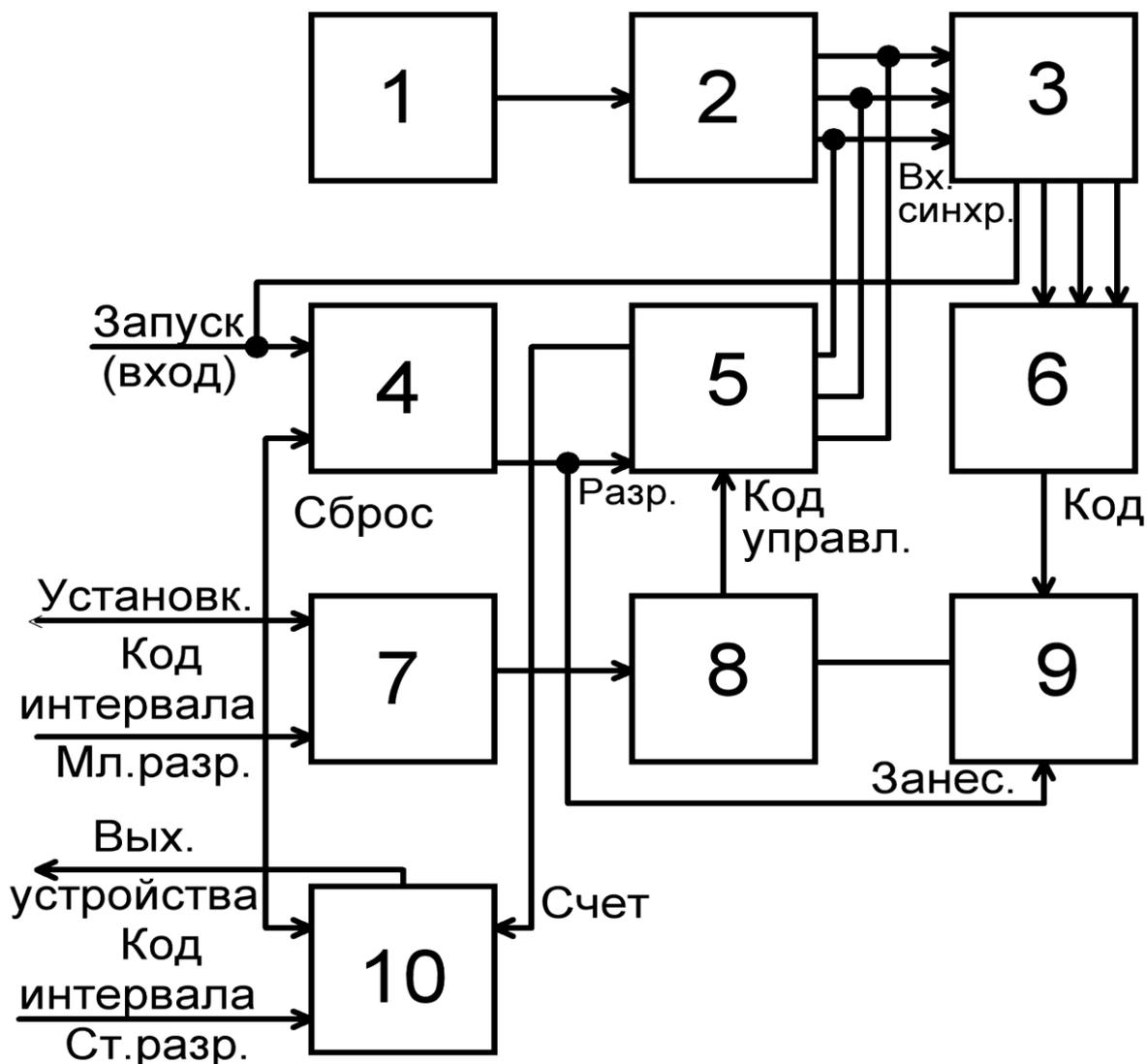


Рисунок 2.1.7 – Формирователь временных интервалов (ФВИ)  
повышенной точности

Выход ШР 6 подключен к информационным входом самого первого РГ 9; ТУ 4, вход установки которого соединяется с клеммой запуск ФВИ; вход установки в ноль с КУ, а выход -- с входом управления первого РГ 9; СИ 10, выход которого соединяется с выходом ФВИ, а информационные входы соединяются с клеммами Код интервала ст. разр. и Код интервала мл. разр.

Дополнительно в высокоточным ФВИ использована МЛЗ 2 с отводами, вход которой соединяется с выходом ГИ 1, а выходы -- с входами УС 3. А

также МП 5, выход которого соединяется с входом, осуществляющим счет СИ 10, а входы с отводами МЛЗ 2, при этом разрешающий вход соединяется с выходом ТУ 4.

Выход СУМ 8 соединяется с входом управления МП 5, а вход начального слагаемого соединяется с выходом первого РГ 9 и второй РГ 7.

Выход последнего соединяется с входом второго слагаемого СУМ 8, а вход управления --- с КУ ФВИ, причем информационный вход соединяется с клеммой Мл. разр.

Сравнительное анализ данного высоко точного ФВИ с его аналогами наглядно иллюстрирует, что данное устройство применяет в своем составе новые структурные элементы.

Так МЛЗ с отводами и мультиплексор, которые позволяют снизить счетную временную дискретность создаваемого ВИ, исключая процесс завышения частоты генератора, который является в данной схеме образцовым.

А также второй РГ 7 и СУМ 8, которые в связке обеспечивают введение дополнительных младших разрядов кода формируемого ВИ.

В результате перечисленных элементов, приведенное решение является новым.

Для установки соответствия излагаемого решения наиболее отчетливым отличиям проведем сравнительный анализ с аналогами данного формирователя.

Во - первых, применение МЛЗ с отводами аналогично применению генератора образцовых счетных импульсов со значением частоты, которое является в  $n$  раз выше, чем возможная частота для используемого генератора, где  $n$  количество отводов ЛЗ.

Во - вторых, осуществление цифрового управления подключением соответствующего вывода МЛЗ, согласно кодового значения задаваемого ВИ к входу счета СИ 10 способствует с большей точностью задавать создаваемый интервал времени ВИ.

Тем самым и точность, и дискретность интервала времени детерминируются дискретностью отводов МЛЗ, причем она свободно может уместиться в значение нестабильности образцового генератора.

В процессе сравнения решения не только с прототипом, но и с остальными известными решениями не были найдены решения, которые обладают одинаковыми признаками, что свидетельствует о новизне такого построения ФВИ.

В своем составе высокоточный ФВИ содержит ГИ 1, МЛЗ 2 с отводами, УС 3, ТУ 4, МП 5, ШР 6, второй РГ 7, СУМ 8, первый РГ 9 и счетчик (СЧ) 10.

Выход ГИ 1 подключается к входу МЛЗ 2, отводы которой соединяются с входами МП 5 и УС 3.

Синхронный вход УС 3 подключается к клемме Запуск, а его выходы через ШР 6 и первый РГ 9 --- с входами первого слагаемого СУМ 8.

Информационный выход мультиплексора 5 соединяется со счетным входом СЧ 10, а вход управления с выходом сумматора 8.

При этом выход ТУ 4 соединен с разрешающим входом МП 5 и входом занесения («занес», см. рисунок 5.1) данных в первый РГ 9, а выход второго РГ 7 соединяется с входом второго слагаемого СУМ 8, а его сигнальный вход -- с клеммой установки («установк», см. рисунок 5.1).

Информационный вход СЧ 10 соединяется с МП 5, а выход СЧ 10 соединяется с выходом всего приведенного устройства. ШУ соединяется с считывающими входами второго РГ 7 и СЧ 10, а также с входом "сброс" ТУ 4, записывающий информацию вход последнего соединяется с ШЗ.

Высокоточный ФВИ представленный на рисунке 5.1, работает по следующему сценарию.

Счетные импульсные сигналы образцовой частоты, вырабатываемая ГИ 1, разнесенные во времени и пространстве посредством МЛЗ 2, так что его период  $T_0$  делится на  $n$  дискрет времени, каждая из которых равна  $T_0 / n$ , (где  $n$  - это количество выводов МЛЗ 2), приходят на входы УС 3.

На одном из выходов УС 3 по импульсу «Запуск» формируется импульс, который совпадает по фазе и времени с передним фронтом импульсного сигнала с одноименного ему отвода МЛЗ 2.

Далее с выхода УС 3 универсальный код приходит на ШР 6, с выхода которого двоичный код приходит на вход РГ 9, где считывается по переднему фронту сигнала с ТУ 4.

На сигнальные входы второго РГ 7, с входа ФВИ (клемма Запуск – Вход, на рисунок 2.1.7) приходят и записываются импульсом «Установк.» младшие разряды (МЗ) кода требуемого ВИ, далее код временного интервала (КВИ), который строго равен части периода образцовых счетных импульсов от ГИ 1.

С выходов РГ 7 и 9 двоичные коды приходят на входы СУМ 8, с его выхода результат суммы этих кодов передается на вход управления МП 5, который осуществляет подключение соответствующего выход МЛЗ 2 к счетному входу СЧ 10.

В СЧ 10 по приходу сигнала «Установк.» вписывается КВИ старшие разряды (СР) кода требуемого ВИ, причем значение этого кода строго соответствует целому количеству периодов импульсов от ГИ 1.

В процессе полного считывания кода с СЧ 10 на его выходе генерируется сигнал, который означает отметку определенного заранее интервала времени, при этом дробная часть этого интервала времени, значением меньшим, чем периода ГИ 1, учитывается в процессе подключения соответствующего отвода МЛЗ 2.

Устройство активизируется во включенное состояние сигналом «Запуск», который сигнализирует начало создаваемого интервала времени, и сигналом «Установка», по которому записывается код интервала и осуществляется процесс сброса ТУ 4.

Вместе с тем импульсом «Запуск» создается сигнал разрешения процесса подсчитывания на триггере 4 и образуется в РГ 9 двоичный код, равный порядковому номеру соответствующего отвода МЛЗ 2, на котором

сигнал одинаков с запускающим сигналом.

На рисунке 2.1.8 приведена схема устройства синхронизации (УС 3).

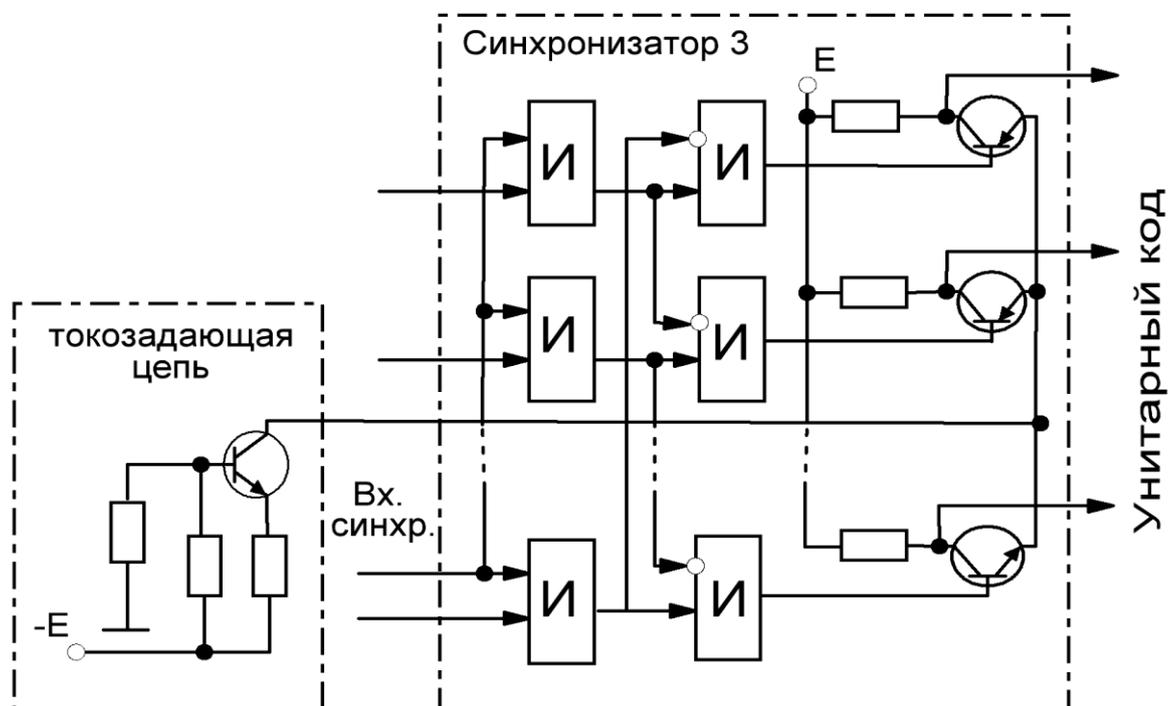


Рисунок 2.1.8 – Устройство синхронизации (УС 3) высокоточного ФВИ

На всех его входах присутствуют схемы И, на вторые входы которых приходит сигнал запуска (сигнал синхронизации), вследствие этого на их выходах проявляются импульсные сигналы с отводов МЛЗ 2, то есть на выходах схем И фиксируется момент (мгновение) времени, большее по значению, чем период следования импульсов с ГИ 1.

После этого в схему подключается последующая цепочка из схем И на два входа, на один вход которого приходит сигнал с соответствующего выхода стоящей перед ней схемы И, а на второй -- инвертирующий вход приходит сигнал с выхода стоящей перед ней схемы И.

В результате данного процесса, на одном из выходов схем И или же одновременно на двух, в случае если дискретность отвода МЛЗ 2 больше значения величины равной  $T_0 / n$ , формируется сигнал, который совпадает во

времени лишь с передним фронтом какого-нибудь из импульсов с МЛЗ 2 и с передним фронтом импульса «Запуск».

Сигналы со всех схем И приходят на базу ключа схемы выделения наибольшего сигнала из всех  $n$  сигналов.

При этом открывается тот полупроводниковый ключ, на котором действует высокий сигнал, другие при этом запираются, т.е. создается универсальный код, который затем передается на ШР 6.

Создание рассматриваемого высокоточного ФВИ технически реализуемо на широко используемых логических элементах (к примеру, на ИМС типа 1500, 6500, 530), помимо этого, МЛЗ 2 с отводами реально спроектировать на последовательности элементов серии эмиттерно - связанной логики, транзисторно - транзисторной логики с величиной задержки в несколько наносекунд на одну дискрету задержки.

ГИ 1 является собой схемой осуществления процесса генерации при использовании кварцевого резонатора или же термостата, схожие схемные решения обширно распространяются и имеют высокую точность (выше  $10^5$ ).

При таком же уровне точности это устройство способно к формированию и интервалов времени. А точность характеризуется наивысшей частотой функционирования элементной базы устройства.

Генератор многих тактов в прототипе ФВИ являет собой схему с некой последовательностью, имеющей в своей структуре логические элементы по типу триггеров.

В МЛЗ с отводами рассматриваемого высокоточного ФВИ отсутствуют подобные элементы, а она в свою очередь имеет в своей структуре логические элементы комбинаций, у которых быстродействие в несколько раз выше.

К примеру, для серии ИМС 530 быстродействие триггера 70 МГц или время задержки переключения примерно 15 нс, а элемент логики имеет задержку 5 нс, таким образом, дискрета счета способствует процессу повышения точности в несколько раз.

Причем импульсы счета СЧ 10 обходят транзистор на входе МП 5, а создаваемый при этом управляющий код по цепи: УС 3, ШР 6, первый РГ 9, СУМ 8.

ВИ задержки реагирования этой цепи должен укладываться в период следования импульсов от ГИ 1.

На выставленную длительность интервала при проходе его через СУМ 8 так же не добавляется погрешности.

Говоря о примере реального выполнения высокоточного ФВИ, следует ориентироваться на элементную базу серии ИМС 530, так ГИ 1 на данной серии обладает частотой 70 МГц и точностью  $10^{-5}$ , при числе отводов МЛЗ 2 равным 15, то есть при дискретности задержки между ее отводов в 1 нс.

В этом случае значение единицы младшего разряда является 1 нс и для всего диапазона формируемых временных интервалов длительностью до 100 мкс, погрешность формирования равна  $10^{-5}$ .

Таким образом, применение изложенного высокоточного ФВИ способствует повышению точности формируемых интервалов времени [17-19].

## 2.2. Рециркуляционные генераторы КУ ЦИС

### 2.2.1. Генератор рециркуляционного типа с КУ частотой

Данный рециркуляционный генератор (РГ) принадлежит области импульсной техники, а именно к наносекундной импульсной технике и находит применение в процессе создания генераторов высоких частот с плавно регулируемой частотой и улучшенной стабильностью.

Главной целью данного РГ является улучшение стабильности его частоты.

Изложенная цель достигается тем, что в РГ, который содержит в своем составе последовательно соединенные [19-21]:

- устройство для запуска (УЗ) 1,
- усилитель нелинейного типа (НУ) 2,
- полупроводниковый лазер (ПП - лазер) 3,
- оптическую линию задержки (ОЛЗ) 4,

А также приемник фотоэлектрического типа (ФП) 5, выход у которого подключен к входу усилителя и выходу УЗ.

Кроме того дополнительно введены:

- измеритель отклонения частоты генератора (ИОЧГ) от заданной частоты 6,
- формирователь управляющего сигнала (ФУС) 7, при этом вход ИОЧГ соединяется с выходом НУ, а выход ФУС соединяется со входом для регулировки усиления НУ.

На рисунке 2.2.1 приводится схема рециркуляционного генератора (РГ). Функционирование этого РГ осуществляется согласно следующего алгоритма.

В некий момент времени одиночный электрический сигнал с УЗ 1 подается на вход НУ 2. Выходным импульсом усилителя включают ИОЧГ 6, а также возбуждают ПП - лазер 3.

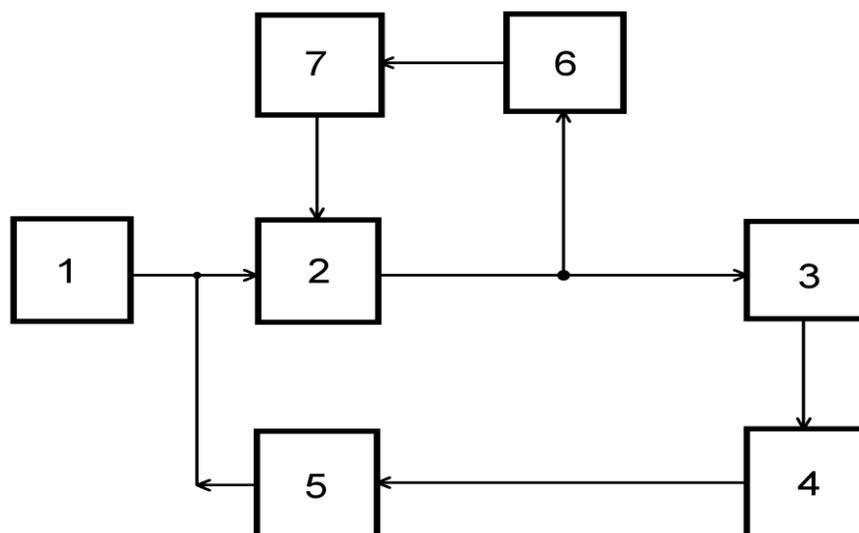


Рисунок 2.2.1 – Блок-схема РГ

Выходным импульсом усилителя включают ИОЧГ 6, а также возбуждают ПП - лазер 3.

Световой сигнал, прошедший ОЛЗ 4, регистрируют фотоприемником ФП 5. Электрическим сигналом с выхода ФП запускают НУ 2, в результате этих действий получают режим рециркуляции.

Последовательность электрических сигналов подается в схему ФП 5 где измеряется их частота следования, а проводя изменение величины ОЛЗ 4, добиваются необходимой частоты РГ, которую в схеме ФП 5 запоминают.

В следующие моменты времени в схеме 5 происходит процесс сравнения частоты РГ с текущей частотой следования импульсов. И на выходе схемы ИОЧГ 6, при отклонении значения частоты РГ от некой заданной, формируется сигнал ошибки, который подают на ФУС 7.

В котором преобразуют в управляющий электрический сигнал, посредством которого осуществляют регулировку величины импульса тока возбуждения ПП излучателя, а также времени задержки (ВЗ) излучения ПП – лазера. То есть для осуществления процесса стабилизации частоты РГ используется зависимость ВЗ стимулированного излучения ПП - лазера от

значения амплитуды импульса тока возбуждения лазера.

Применение в данной схеме новых элементов измерителя отклонения частоты генератора (ИОЧГ) от частоты и ФУС выгодно отличает предлагаемый РГ от известных ранее аналогов, так как улучшается стабильность ЧГ, что в свою очередь способствует расширению области применения оптического РГ.

### **2.2.2. Рециркуляционный генератор кодоуправляемой прецизионной временной задержки ЦИС относительно друг друга**

Функционирование ниже рассматриваемого генератора кодоуправляемой прецизионной временной задержки (КВЗ) цифровых импульсных сигналов (ЦИС) заключается в двух шаговом делении периода  $T_0$  образцовых ЦИС  $T_0$  на временные отрезки (дискреты) посредством многосекционной цифровой линии задержки (ЦЛЗ).

И последующем определении пары соседних выходов ЦЛЗ с помощью первого (MS 1) и второго мультиплексоров (MS 2) и в дальнейшем делении дискреты времени на субдискреты в узле временной интерполяции (УВИ), а также в выборе выходного ЦИС генератора КВЗ на выходах УВИ за счет третьего мультиплексора (MS 3) [1,2].

Ячейки временной интерполяции (ВИ), на которых выполняется УВИ, посредством смешивания двух своих входных ЦИС создает третий сигнал (Рисунок 2.2.2), передние и задние фронты которого размещаются строго между соответствующими фронтами ЦИС.

С целью устранения задержки, при создании третьего выходного сигнала, первый и второй входные ЦИС перед подачей в последующий каскад подвергаются временной задержки (ВЗ) за счет дополнительного элемента задержки.

Каскадирование ВИ обеспечивает последовательное уменьшение шага временной дискретизации вдвое с каждым последующим каскадом, то есть уменьшает субдискреты временной дискретизации, из которых суммируется общее время задержки, не превышая значения  $T_0$ .

Таким образом, нетрудно обеспечить субдискрету времени, значительно меньше ВЗ логического вентиля. Из-за понижения шага временной дискретизации возрастает и точность времени задержки.

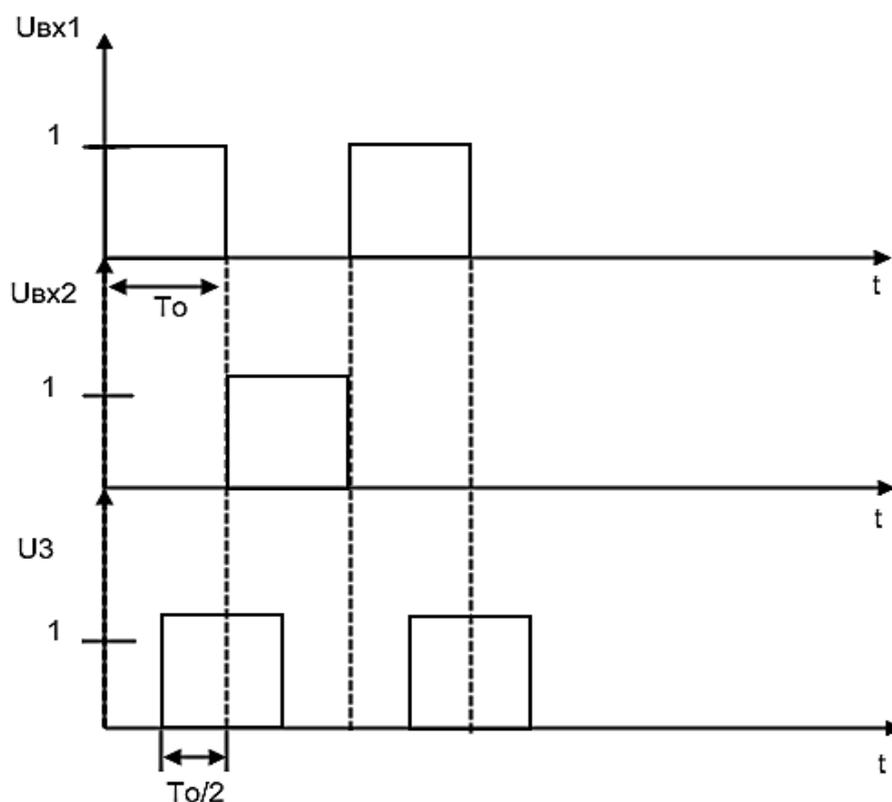


Рисунок 2.2.2 – Временные диаграммы, поясняющие принцип двух шагового формирования КВЗ цифровых импульсных сигналов (ЦИС)

На рисунке 2.2.3 представлена схема генератора КВЗ ЦИС, который имеет в своем составе образцовый (кварцевый) генератор 1, который в свою очередь подключен к входу многосекционной ЦЛЗ 2. Причем выводы ЦЛЗ 2 соединяются с информационными входами (ИВ) мультиплексоров MS 3 и MS 4. А УВИ 5 первым и вторым входами соединяется с выходам MS 3 и MS 4, а своими выходами - к соответствующим информационным входам MS 6.

Двоичный код управления временем задержки поступает на адресные входы всех трех мультиплексов, при этом объединенные одноименные входы адреса MS 3 и MS 4 являются входами старших разрядов кодоуправления (КУ), а входы адреса MS 6 - входами младших разрядов КУ.

Выводы ЦЛЗ 2 подключены к входам MS 3 и MS 4 со сдвигом на один разряд для того, чтобы, когда MS 3 посылает на свой выход ЦИС с  $k$ -го вывода ЦЛЗ 2, MS 4 успел послать на свой выход ЦИС со смежного  $(k + 1)$ -го вывода ЦЛЗ 2.

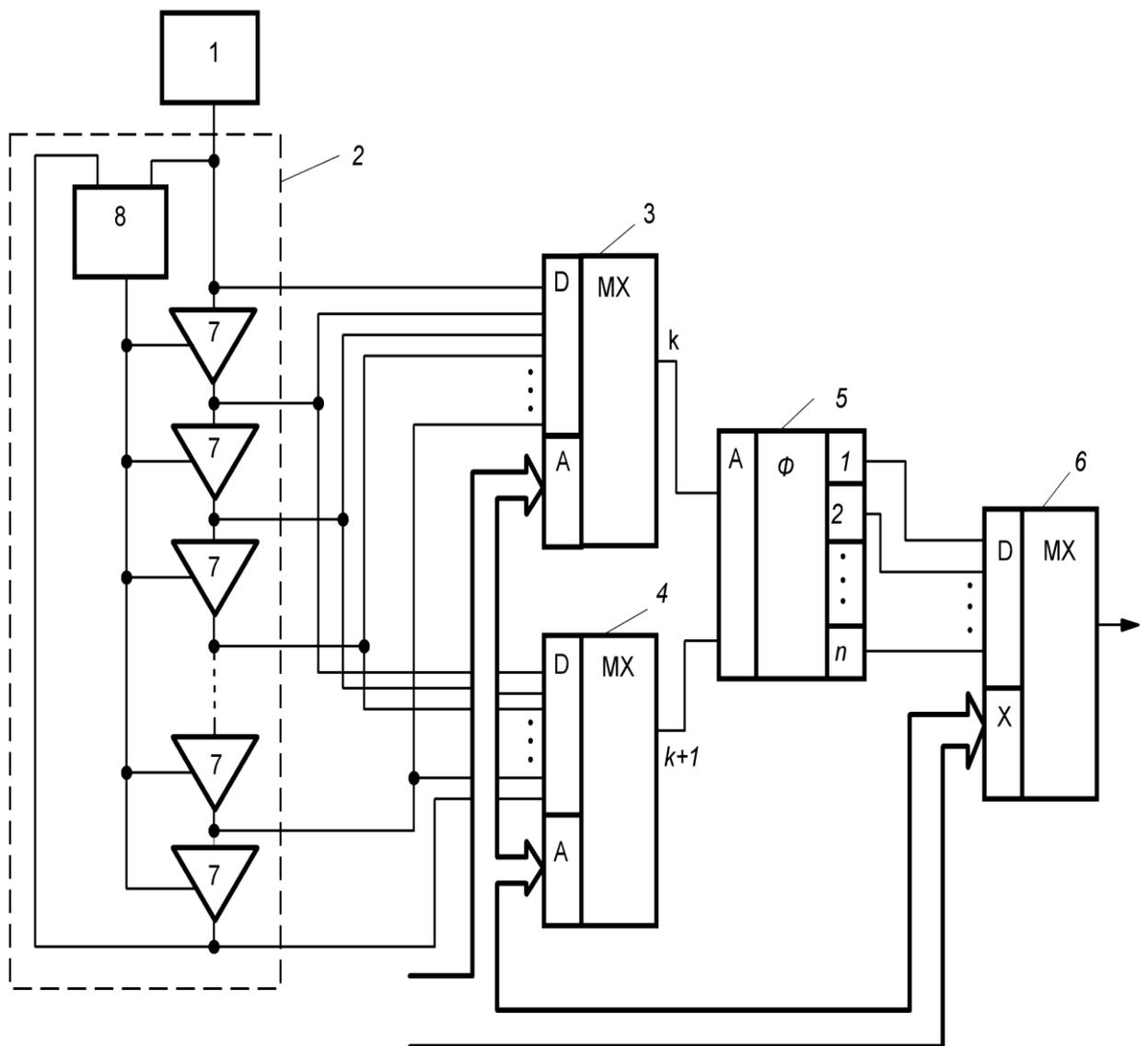


Рисунок 2.2.3 – Функциональная схема генератора КВЗ ЦИС

ЦЛЗ 2 представляет собой систему автоматической подстройки времени задержки, которая содержит последовательную цепочку управляемых электронных элементов 7 задержки. Управляющие входы  $u$  которых подключаются к выходу устройства 8 временного сравнения, входы которого в свою очередь соединяются с входом и выходам ЦЛЗ 2.

Устройство 8 временного сравнения имеет в своем составе фильтр, который переводит результат временного сравнения в управляющее аналоговое напряжение.

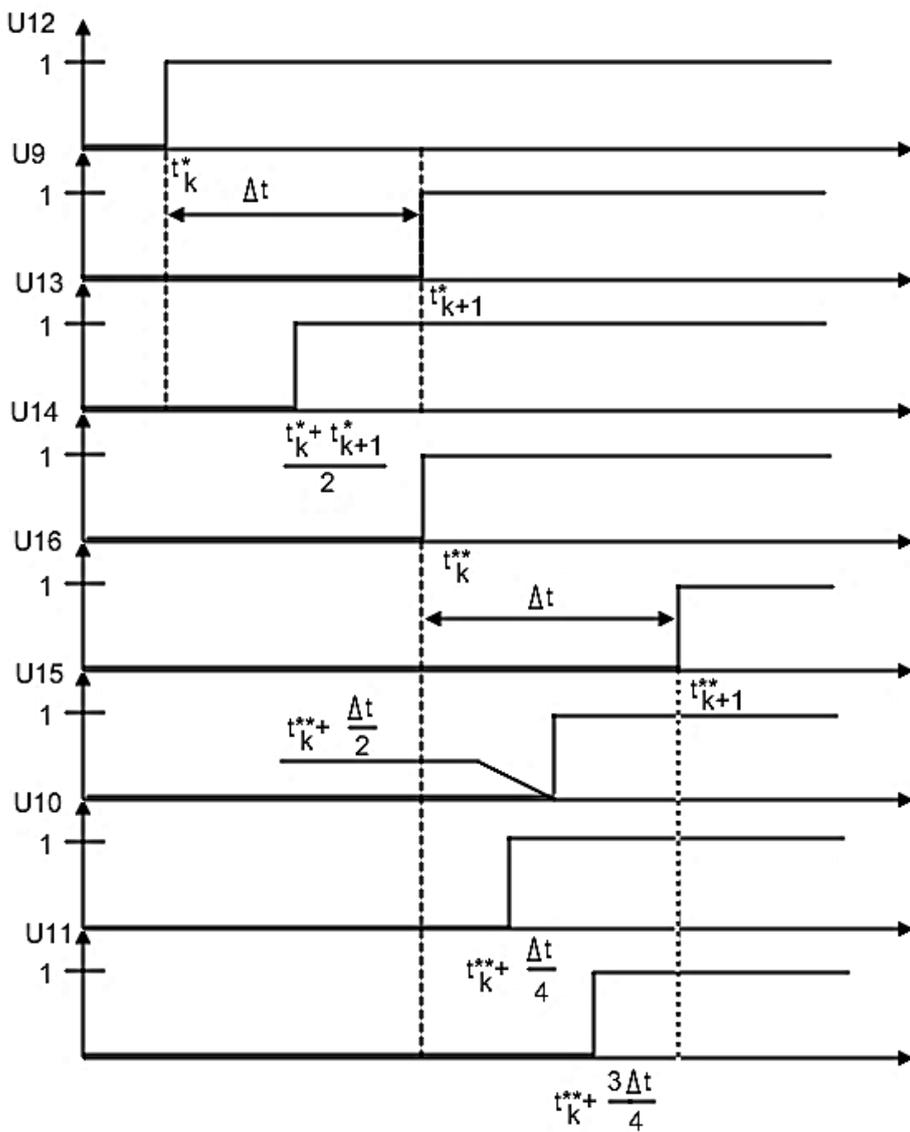


Рисунок 2.2.4 – Временные диаграммы работы генератора КВЗ ЦИС

### 2.2.2.1. Устройство временной интерполяции

Устройство 5 временной интерполяции (УВИ) в общем случае обладает произвольным количеством каскадов.

На рисунке 2.2.5 в качестве наглядного примера, приводится двухкаскадное УВИ 5, которое состоит из однотипных ячеек временной интерполяции (ВИ), в которых главные схемы 9, 10, 11 осуществляют интерполяцию, в то время как схемы 12, 13, 14, 15, 16 используются с целью компенсирования времен задержки главных схем.

Первый каскад, содержащий схемы 9, 12, 13 ВИ, обладает двумя входами, на которые посредством MS 3 и MS 4 поступают ЦИС от  $k$  - го и  $(k + 1)$  - го выводов многосекционной ЦЛЗ 2.

При этом фронты данных ЦИС приходят во временные моменты  $t_k$  и  $t_{k+1}$ , которые разделены во времени дискретностью задержки ЦЛЗ 2 равной  $\Delta t$ . Вместе с тем первый каскад обладает тремя выходами, ЦИС на которых задерживаются относительно входных ЦИС.

На рисунке 2.2.5 условие временной задержки с целью облегчения восприятия материала, отражается звездочкой.

Главным выходом каскада служит выход схемы 9, а вот схемы 12 и 13 с объединенными входами применяются для задержки входных ЦИС.

Схема 9 временной интерполяции создает ЦИС, фронты которого размещаются в центре между фронтами задержанных входных ЦИС.

В то же время три выхода первого каскада используются в качестве входов второго каскада ВИ. Второй каскад содержит схемы 10, 11, 14-16 ВИ и обладает пятью выходами.

Момент времени задержки ЦИС второго каскада относительно входных ЦИС УВИ 5 на удвоенное время задержки схем ВИ, на рисунке 3.4 проиллюстрирован двумя звездочками.

Выходные сигналы второго каскада, это выходные сигналы УВИ 5, которые равномерно распределяются на временном промежутке  $t_{k...t_{k+1}}^{**}$ ,

что соответствует снижению уменьшению в четыре раза исходной дискретности времени равной  $\Delta t$ .

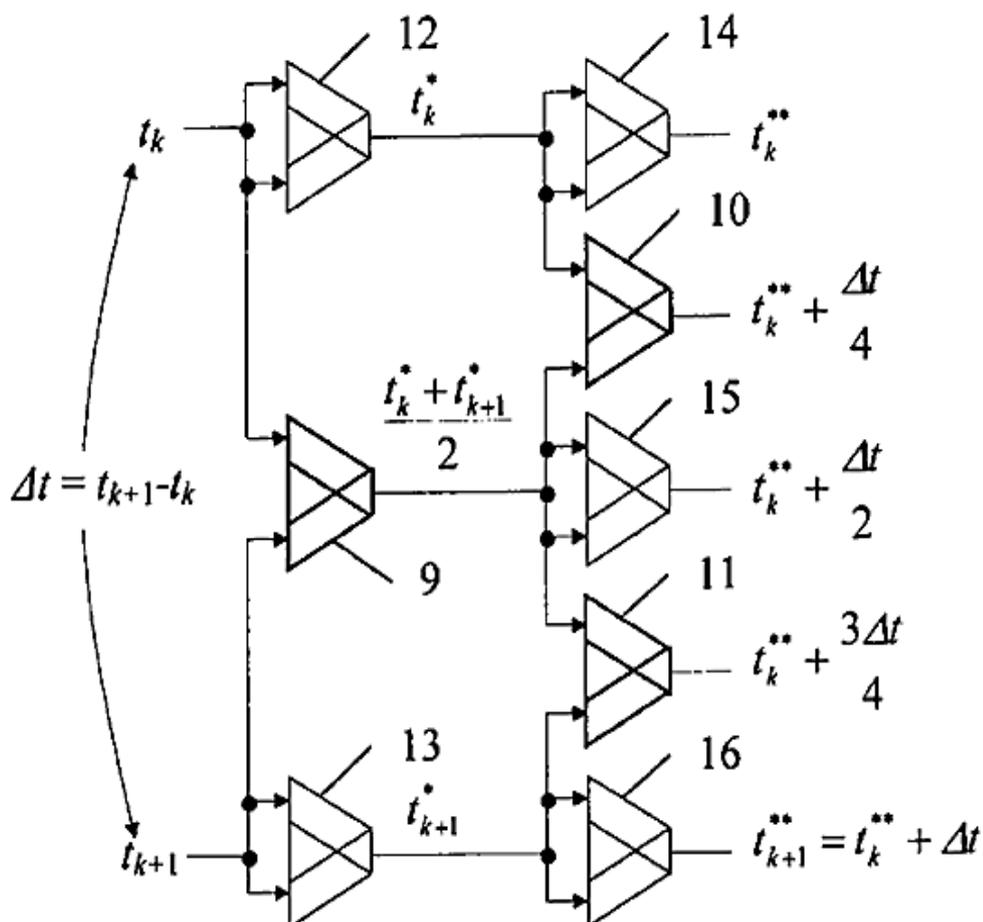


Рисунок 2.2.5 – Двухкаскадное устройство временной интерполяции

Каждая из схем 9 - 16 ВИ, которые служат главными элементом УВИ 5, может быть изготовлен в виде КМОП инверторов 17, 18, объединенные выходы которых соединены с входом третьего КМОП инвертора 19 (Рисунок 2.2.6).

При этом функцию время задающего конденсатора 20, в случае интегрального исполнения УВИ 5, могут выполнять паразитные емкости МОП транзисторов, а также и емкости межсоединений.

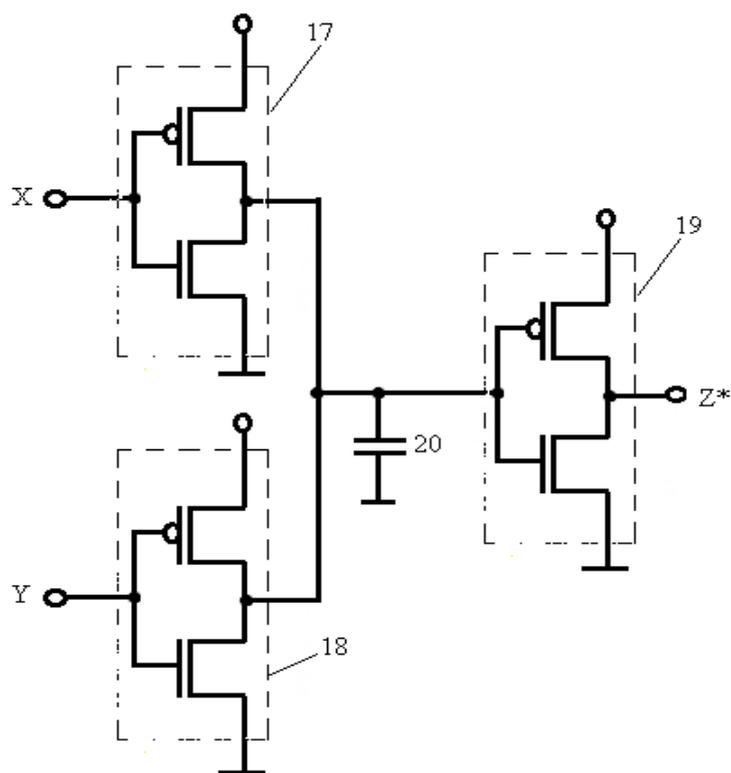


Рисунок 2.2.6 – Интегральный вариант построения схем ВИ УВИ 5

### 2.2.2.2. Элементарная ячейка устройства временной интерполяции

Принцип действия элементарной ячейки УВИ 5 иллюстрируется схемой его первого каскада (Рисунок 2.2.7), а также и временными диаграммами сигналов в характерных точках данного фрагмента (Рисунок 2.2.8).

Схема первого каскада обладает тремя схемами 21, 22, 23 ВИ, причем схема 21 вырабатывает интерполирующий сигнал  $Z^*$ , а схемы 22 и 23, которые имеют закороченные входы, задерживают входные ЦИС X и Y, формируя ЦИС  $X^*$  и  $Y^*$ .

Режим интерполяции осуществляется только в случае временного перекрытия передних или задних фронтов ЦИС на объединенных выходах инверторов 17, 18.

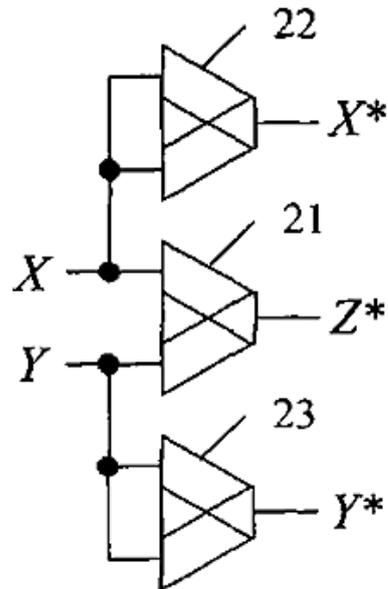


Рисунок 2.2.7 – Схема включения трех схем ВИ, с целью формирования интерполирующего сигнала и задержанных входных ЦИС

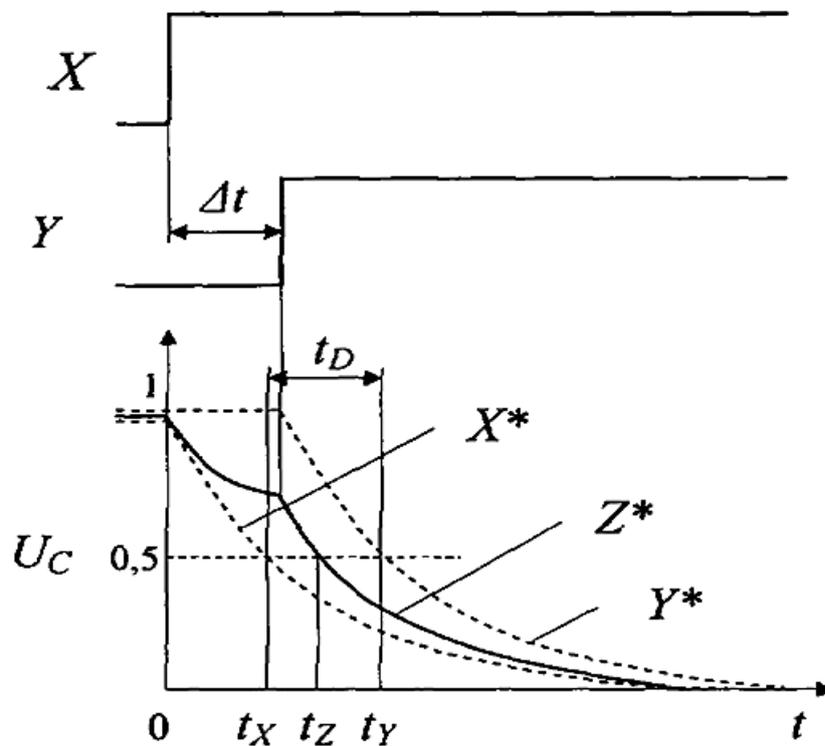


Рисунок 2.2.8 – Временные диаграммы напряжений, отображающие функционирование ячейки УВИ

То есть при постоянной времени цепи перезаряда конденсатора  $20$ , соизмеримой со значением временного интервала равного или большего  $\Delta t$  между фронтами входных ЦИС  $X$  и  $Y$  (Рисунок 3.7).

В моменты времени прихода фронтов входных ЦИС  $X$  и  $Y$  происходят разряды емкостей  $20$  в схемах 22 и 23 ВИ.

Если предположить, что в передаточной функции цепи разряда преобладает только один единственный полюс, то напряжения  $X^*$  и  $Y^*$  (Рисунок 2.2.8) будут понижаться согласно экспоненциального закона

$$x(t) = \begin{cases} 1 & \text{при } t < 0, \\ e^{-t/\tau} & \text{при } t \geq 0, \end{cases}$$

$$y(t) = \begin{cases} 1 & \text{при } t < \Delta t, \\ e^{-(t-\Delta t)/\tau} & \text{при } t \geq \Delta t. \end{cases}$$

При этом осуществляется и двух шаговый разряд емкости  $20$  в схеме 21 ВИ. Тогда, исходя из принципа суперпозиции, напряжение величиной  $Z^*$  будет определяться взвешенным суммированием величин  $X^*$  и  $Y^*$ :

$$Z^*(t) = \frac{1}{2}e^{-t/\tau} + \frac{1}{2}e^{-(t-\Delta t)/\tau} = \frac{1}{2}(1 + e^{\Delta t/\tau})e^{-t/\tau}.$$

Сигналы  $X^*$ ,  $Y^*$  и  $Z^*$  достигают уровня отсчета равной половине задержек во временные моменты равные

$$t_x = \tau \ln 2,$$

$$t_y = t_x + \Delta t,$$

$$t_z = t_x + \tau \ln \left( \frac{1 + e^{\Delta t/\tau}}{2} \right).$$

Из данных равенств следует, что с целью центрированного размещения фронта (или спада) ЦИС равного  $Z^*$  между фронтами (или спадами) ЦИС  $X^*$  и  $Y^*$

$$(t_z = \frac{1}{2}(t_x + t_y))$$

Следует брать значение емкости 20 таким, чтобы постоянная времени отвечала следующему соотношению

$$\ln\left(\frac{1 + e^{\Delta t/\tau}}{2}\right) = \frac{\Delta t}{2\tau}.$$

Рассматриваемый генератор кодоуправляемой временной задержки ЦИС работает по следующему алгоритму.

Образцовый генератор 1 постоянно подает на многосекционную ЦЛЗ 2 ЦИС со стабильным значением периода равного  $T_0$ . А посредством функционирования обратной связи через устройство 8 временного сравнения, ВЗ равное  $\Delta t$  во всех элементах 7 задержки ЦЛЗ 2 поддерживается равным

$$\Delta t = T_0/M,$$

здесь  $M$  – количество элементов задержки 7 в ЦЛЗ 2.

Согласно значениям старших разрядов кодоуправления, MS 3 и MS 4 посылают на входы УВИ 5 ЦИС с соседних выводов ЦЛЗ 2, разделенные интервалом времени равном  $\Delta t$ .

УВИ 5 формирует на своих выходах  $N = 2^n$ , (где  $n$  – количество каскадов ВИ), множество ЦИС, которые сдвинуты друг относительно друга на субдискрету времени равную

$$\Delta t_{\text{ФИ}} = \Delta t/N.$$

В то же время младшие разряды кодоуправления, подаваемые на входы адреса MS 6, устанавливают порядковый номер выхода УВИ 5, ЦИС с которого поступает на главный выход генератора кодоуправляемой временной задержки.

Таким образом, если числовое значение управляющего кода равно  $K$ , то время задержки ЦИС с выхода MS 6 относительно ЦИС образцового генератора 1 будет равно

$$T_3 = K\Delta t_{\text{ФИ}} = K \frac{T_0}{MN}.$$

Поскольку субдискрета времени  $\Delta t_{\text{ФИ}}$  может быть значительно меньше, чем время задержки срабатывания логического вентиля, то рассмотренный генератор обеспечивает повышенную (прецизионную) точность временной задержки.

## Заключение

В результате выполнения бакалаврской работы на основе проведенного обзора рассмотрены методы и средства формирования и генерирования кодоуправляемых цифровых импульсных сигналов (ЦИС).

Данная тема весьма востребована, так как точное управление временными параметрами ЦИС — их длительностью и задержкой относительно запускающего сигнала, а также периодом следования, необходимо для решения многих задач в измерительных, управляющих и телекоммуникационных системах.

Одновременно с этим и процессы автоматизации управления предполагают программирование (кодоуправление) временных параметров ЦИС, посредством их перестройки цифровым управляющим кодом.

В бакалаврской работе осуществлен анализ функционирования и определены основные параметры (быстродействие, погрешность преобразования, динамический диапазон преобразования) ряда перспективных средства генерирования и формирования кодоуправляемых ЦИС.

При этом особенностью рассмотренных средства генерирования и формирования кодоуправляемых ЦИС служит их низкое энергопотребление, небольшие масса и габаритные размеры, так как технически реализуются полностью на основе цифровых интегральных схем.

## Список используемой литературы

1. Чулков, В.А. Интерполирующие устройства синхронизации и преобразователи информации/ В.А. Чулков.- М.: Физматлит, 2010. - 324 с.
2. Мелешко, Е.А. Быстродействующая импульсная электроника / Е.А. Мелешко. – М. Физматлит, 2007. – 320 с.
3. Абрамов, Г.Н. Рециркуляционные генераторы с кодоуправляемым периодом колебаний/ Г.Н. Абрамов, Ю.Г. Абрамов, И.А. Беличенко //Сборник статей X Международной научной конференции (28 сентября 2012 г.) «Синергетика природных, технических и социально-экономических систем» - Тольятти: Изд-во ПВГУС,2012. С.121-128.
4. Абрамов Г.Н., Евсигнеев А.А., Никитенков А.А. Цифровой рециркуляционный измеритель параметров коротких одиночных импульсов сложной формы // Техника и технология современных производств: Сборник статей II Международной научно - практической конференции.- Пенза: Приволжский Дом знаний, 2015.-С.14-18.
5. Время - цифровые преобразователи рециркуляционного типа с повышенными техническими характеристиками/ Абрамов Г.Н., Абрамов Ю.Г., Орлов М.Е. В кн. Радиоэлектронная техника: межвузовский сборник научных трудов/ Под. ред. В.А. Сергеева. – Ульяновск: УлГТУ, 2016. с. 44 - 49.
6. Время – цифровой преобразователь с многофазным рециркуляционным генератором и хронотронным интерполятором прямого кодирования/ Абрамов Г.Н., Абрамов Ю.Г., Егинян Ж.Б. В кн. Радиоэлектронная техника: межвузовский сборник научных трудов/ Под. ред. В.А.Сергеева. – Ульяновск: УлГТУ, 2016. с. 50 - 54.
7. Логико – алгебраический метод управления выходными характеристиками широтно – импульсных преобразователей/ Кувшинов А.А., Абрамов Г.Н., Известия высших учебных заведений. Электромеханика. 2007. № 3. С. 35-41.

8. Абрамов, Г. Н. Рециркуляционные преобразователи время-код и код-время/ Г. Н. Абрамов. - Тольятти: Издательский Дом «Довгань», 1995. -144 с.
9. Патент № 2341016.RUS. Способ формирования широтно – импульсного сигнала/ Кувшинов А.А., Абрамов Г.Н., Кувшинов А.А.,19.03.2007
10. Абрамов, Г. Н. Формирование и генерирование цифровых импульсных сигналов [Текст] : учеб. пособие / Г.Н. Абрамов. - М. МТИ, 1997. - 78 с.
11. Nutt R // The Review of Scientific Instruments. 1968. V.39(9). P. 1342.
12. TDC7200 Time-to-Digital Converter for Time-of-Flight Applications in LIDAR, Magnetostrictive and Flow Meters. - Texas Instruments Incorporated, 2015. - URL: <http://www.ti.com/lit/ds/symlink/tdc7200.pdf>.
13. Патент № 7069208. СССР. Рециркуляционный формирователь импульсов. [Текст] / Н.Р. Карпов - №2642266/18-21 ; заяв. 12.07.78; Бюл. №48. - 3 с. : ил.
14. Патент № 2040854 . СССР. Устройство для формирования временного интервала. [Текст] / Н.Р. Карпов - №4921217/10; заяв. 21.07.91; опуб. 25.07.95, Бюл. №32. - 7 с. : ил.
15. AD9851. CMOS 180 MHz DDS/DAC Synthesizer. - Analog Devices, Inc., 2004. URL: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD9851.pdf>.
16. Тревис, Дж. Lab VIEW для всех / Дж. Тревис, Дж. Кринг. - М. : ДМК Пресс, 2015. - 904 с.
17. LTC6752. 280MHz, 2.9ns Comparator Family with Rail - to - Rail Inputs and CMOS Outputs. - Linear Technology Corporation, 2014. - URL: <http://cds.linear.com/docs/en/datasheet/6752fb.pdf>.
18. NI myRIO-1900. User Guide and Specifications. - National Instruments, 2013. - URL: <http://www.ni.com/pdf/manuals/376047a.pdf>
19. Чу, Фергюсон. Генераторы импульсов с разрешением 20 пс // Электроника.-1977.-№23. - с.25-34.
20. Патент № 2040854 . СССР. Устройство для формирования временного интервала. [Текст] / Н.Р. Карпов - №4921217/10; заяв. 21.07.91; опуб. 25.07.95, Бюл. №32. - 7 с. : ил.

21. Частотомер электронно-счетный ЧЗ-64/1. Технические данные. - URL:  
<http://www.prist.ru/produces/pdf/ch3-64.pdf>.